

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2002年 9月30日

出願番号

Application Number:

特願2002-286145

[ST.10/C]:

[JP2002-286145]

出願人

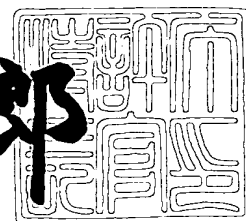
Applicant(s):

セイコーエプソン株式会社

2003年 6月13日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3046578

【書類名】 特許願

【整理番号】 J0093737

【提出日】 平成14年 9月30日

【あて先】 特許庁長官殿

【国際特許分類】 G09F 9/30 338
G02F 1/136 500

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 村出 正夫

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅誉

【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

【識別番号】 100107076

【弁理士】

【氏名又は名称】 藤網 英吉

【選任した代理人】

【識別番号】 100107261

【弁理士】

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電気光学装置及びその製造方法並びに電子機器

【特許請求の範囲】

【請求項 1】 基板上に、

一定方向に延在するデータ線と、該データ線に交差するように延在する走査線と、

前記走査線及び前記データ線の交差領域に対応するように配置された画素電極及び画素スイッチング用素子と、

前記データ線に接続又は前記データ線から延設された導電層をその一方の電極として含むコンデンサと、

を備えたことを特徴とする電気光学装置。

【請求項 2】 前記データ線に交差する方向に延びるコンデンサ電極用配線を更に備えてなり、

前記コンデンサを構成する他方の電極は、前記コンデンサ電極用配線に接続された又は前記コンデンサ電極用配線から延設された他の導電層を含むことを特徴とする請求項 1 に記載の電気光学装置。

【請求項 3】 前記コンデンサ電極用配線は固定電位とされていることを特徴とする請求項 2 に記載の電気光学装置。

【請求項 4】 前記基板に対向配置された対向基板と、該対向基板上に形成され前記画素電極に対向するように配置された対向電極と、該対向基板及び前記基板のいずれか一方に配置され前記走査線及び前記データ線並びに前記画素電極を駆動するための駆動回路と、前記対向電極に固定電位を供給する第 1 電源と、前記駆動回路に固定電位を供給する第 2 電源とを更に備え、

前記コンデンサ電極用配線は、前記第 1 電源又は前記第 2 電源に接続されることにより、固定電位とされていることを特徴とする請求項 3 に記載の電気光学装置。

【請求項 5】 前記コンデンサ電極用配線は、低抵抗材料から構成されることを特徴とする請求項 2 乃至 4 のいずれか一項に記載の電気光学装置。

【請求項 6】 前記データ線の一端の側には、該データ線を駆動するため

のデータ線駆動回路が更に備えられてなり、

前記データ線他端の側には、前記コンデンサが設けられていることを特徴とする請求項 1 乃至 5 のいずれか一項に記載の電気光学装置。

【請求項 7】 前記データ線の一端の側には、該データ線を駆動するためのデータ線駆動回路が更に備えられてなり、

前記データ線他端の側には、当該電気光学装置の動作を検査するための検査回路が更に備えられていることを特徴とする請求項 1 乃至 6 のいずれか一項に記載の電気光学装置。

【請求項 8】 前記画素電極及び画素スイッチング用素子に接続された蓄積容量を更に備え、

前記コンデンサを構成する部材の少なくとも一部は、前記蓄積容量を構成する部材の少なくとも一部と、製造工程段階において同一の機会に形成されていることを特徴とする請求項 1 乃至 7 のいずれか一項に記載の電気光学装置。

【請求項 9】 前記コンデンサ電極用配線及び前記コンデンサは、製造工程段階において同一の機会に形成されていることを特徴とする請求項 2 乃至 8 のいずれか一項に記載の電気光学装置。

【請求項 10】 前記データ線及び前記導電層それぞれに接続された迂回層を更に備えてなり、

該迂回層は、前記走査線と製造工程段階において同一の機会に形成されていることを特徴とする請求項 8 又は 9 に記載の電気光学装置。

【請求項 11】 前記データ線の一端の側には、該データ線を駆動するためのデータ線駆動回路が備えられており、

前記データ線他端の側には、前記コンデンサ及び当該電気光学装置の動作を検査するための検査回路が更に備えられており、

前記検査回路は、前記データ線と前記迂回層を介して接続されていることを特徴とする請求項 10 に記載の電気光学装置。

【請求項 12】 前記導電層の前記一方の電極となるべき部位は、前記データ線に比べて幅広に形成されていることを特徴とする請求項 1 乃至 11 のいずれか一項に記載の電気光学装置。

【請求項 1 3】 前記データ線は複数本存在しており、

これら複数本のデータ線は、一時に画像信号の供給対象とされる複数の組に区別されることを特徴とする請求項 1 乃至 1 2 のいずれか一項に記載の電気光学装置。

【請求項 1 4】 基板上に一定方向に延在するデータ線、該データ線に交差するように延在する走査線、該走査線及び前記データ線の交差領域に対応するように配置された画素電極及び薄膜トランジスタ、該画素電極及び薄膜トランジスタに接続される蓄積容量並びに前記データ線に接続又は延設されたコンデンサを備えた電気光学装置を製造する電気光学装置の製造方法であって、

前記コンデンサを構成する部材の少なくとも一部と、前記蓄積容量を構成する部材の少なくとも一部とを同一膜として形成する同時製造工程

を含むことを特徴とする電気光学装置の製造方法。

【請求項 1 5】 前記蓄積容量は、前記画素電極及び前記薄膜トランジスタに接続される画素電位側容量電極、該画素電位側容量電極に対向配置される固定電位側容量電極、これら両電極に挟持される第 1 絶縁膜からなり、

前記コンデンサは、前記データ線に接続又は延設された導電層、該導電層に対向配置される他の導電層、これら両層に挟持される第 2 絶縁膜からなり、

前記同時製造工程は、

前記画素電位側容量電極及び前記導電層を同一膜として形成する工程、前記固定電位側容量電極及び前記他の導電層を同一膜として形成する工程及び前記第 1 絶縁膜及び前記第 2 絶縁膜を同一膜として形成する工程とのうち、少なくとも一つの工程を含むことを特徴とする請求項 1 4 に記載の電気光学装置の製造方法。

【請求項 1 6】 前記同時製造工程の前に、

前記薄膜トランジスタを構成するゲート電極と迂回層とを同一膜として形成する工程を含み、

前記迂回層と前記データ線とを接続するためのコンタクトホールを形成する工程と、

前記迂回層と前記導電層とを接続するためのコンタクトホールを形成する工程と

を含むことを特徴とする請求項 1 4 又は 1 5 に記載の電気光学装置の製造方法

【請求項 1 7】 前記同時製造工程の後に、

前記データ線と該データ線に交差する方向に延びるコンデンサ電極用配線を同一膜として形成する工程と、

前記コンデンサ電極用配線と前記他の導電層とを接続するためのコンタクトホールを形成する工程と

を含むことを特徴とする請求項 1 4 乃至 1 6 のいずれか一項に記載の電気光学装置の製造方法。

【請求項 1 8】 当該電気光学装置は検査回路を更に備えてなり、

前記検査回路に接続される配線と、前記データ線及び前記コンデンサ電極用配線とを同一膜として形成する工程と、

前記配線及び前記迂回層を接続するためのコンタクトホールを形成する工程と

を含むことを特徴とする請求項 1 4 乃至 1 7 のいずれか一項に記載の電気光学装置の製造方法。

【請求項 1 9】 請求項 1 乃至 1 3 のいずれか一項に記載の電気光学装置を具備してなることを特徴とする電子機器。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、液晶装置等の電気光学装置及びその製造方法並びに電子機器の技術分野に属する。また、本発明は電子ペーパー等の電気泳動装置の技術分野にも属する。

【0 0 0 2】

【背景技術】

従来、液晶装置等の電気光学装置としては、例えば、マトリクス状に配列された画素電極及び該電極の各々に接続された薄膜トランジスタ (Thin Film Transistor ; 以下適宜、「T F T」という。)、該 T F T の各々に接続され、行及び列方向それぞれに平行に設けられた走査線及びデータ線等を備えるとともに、前記

走査線に対しては走査線駆動回路による駆動が、前記データ線に対してはデータ線駆動回路による駆動が、それぞれ行われることによって、いわゆるアクティブマトリクス駆動が可能なものが知られている。

【 0 0 0 3 】

ここで、アクティブマトリクス駆動とは、前記走査線に走査信号を供給することで前記 T F T の動作を制御するとともに、前記データ線には、画像信号を供給することで、前記走査信号によって O N とされた T F T に対応する画素電極に対し、当該画像信号に対応した電界の印加を行う駆動方法である。この画像信号の供給方法には、種々のものが提案されており、例えば、データ線の 1 本 1 本に逐次画像信号を供給する方法や、画像信号をシリアルーパラレル変換して隣接するデータ線の何本かに対して、グループ毎同時に画像信号を供給する方法もある。例えば、特許文献 1 参照。

【 0 0 0 4 】

【特許文献 1】

開平 1 1 - 2 2 3 8 3 2 号公報

【 0 0 0 5 】

【発明が解決しようとする課題】

しかしながら、従来におけるデータ線を通じた画像信号の供給については、次のような問題点があった。すなわち、上で例示した画像信号の供給方法のうち、グループ毎に同時に画像信号の供給を行う方法を例として説明すると、この場合、画像信号の供給を現に受けているグループ（以下、「供給グループ」という。）と、それに隣接するグループ（以下、「非供給グループ」という。）との間において、当該位置に延在するデータ線にほぼ沿った形で、画像上に表示ムラが現れるという不具合があったのである。

【 0 0 0 6 】

これは、前記供給グループと前記非供給グループとのちょうど端境に存在する画素電極において、画像信号に正確に対応した電界が結果的に印加されないことによる。より詳しくは、この場合、データ線周りの容量（例えば、該データ線の配線容量、或いは該データ線と他の配線及び対向電極との重なり合いにより生じ

る容量)が相当程度に小さいと、サンプリング回路を構成する薄膜トランジスタのゲート・ドレイン間の寄生容量の影響により、データ線に書き込まれる画像信号電位のプッシュダウン量がより大きくなってしまふことにより、データ線における電位変動が大きくなってしまふ。すると、該データ線に対応するよう配列されている画素電極の電位変動がもたらされ、その結果、該データ線に沿うような表示ムラが画像上に現れることとなってしまうのである。

【 0 0 0 7 】

そして、このような問題点は、電気光学装置の前述の小型化・高精細化という一般的な要請を前提に置くと、その解決が更に困難となる。というのも、このような小型化・高精細化を実現するためには、電気光学装置を構成する各種構成要素、すなわち前述した走査線、データ線、TFT及び画素電極等の更なる小型化ないしは狭小化を実現しなければならないが、この場合とりわけ、データ線が狭小化すると、データ線に付加される容量は更に削減されることになるからである。したがって、データ線における電位の変動はより大きくなり、前述したようなデータ線に沿うような表示ムラの発生はより顕著となる。

【 0 0 0 8 】

本発明は、上記問題点に鑑みてなされたものであり、データ線に沿った表示ムラ等のない高品質な画像を表示することが可能な電気光学装置を提供することを課題とする。また、本発明は、このような電気光学装置の小型化・高精細化を実現しつつも、前述のような表示ムラ等の発生のない高品質な画像を依然表示可能な構成を備える電気光学装置を提供することを課題とする。さらに、本発明は、このような電気光学装置の製造方法、ならびに、該電気光学装置を具備してなる電子機器を提供することをも課題とする。

【 0 0 0 9 】

【課題を解決するための手段】

本発明の電気光学装置は、上記課題を解決するために、基板上に、一定方向に延在するデータ線と、該データ線に交差するように延在する走査線と、前記走査線及び前記データ線の交差領域に対応するように配置された画素電極及び画素スイッチング用素子と、前記データ線に接続又はデータ線から延設された導電層を

その一方の電極として含むコンデンサとを備えている。

【 0 0 1 0 】

本発明の電気光学装置によれば、走査線を通じて、画素スイッチング用素子の一例たる薄膜トランジスタ等のスイッチング動作を制御するとともに、データ線を通じて画像信号を供給することで、薄膜トランジスタを介して画素電極に対し、該画像信号に応じて電圧を印加することが可能である。

【 0 0 1 1 】

そして、本発明では特に、データ線に接続又はデータ線から延設された導電層をその一方の電極として含むコンデンサが備えられている。すなわち、一般にコンデンサとは、一对の電極とこれらの間に挟持された絶縁膜とを備えるものが想定されるが、本発明においては、例えば、この一对の電極を構成する一方の電極として、データ線に接続又はデータ線から延設された導電層が該当し、他方の電極として該導電層に対向配置された他の導電層が該当する等という形が想定されることになる。これにより、例えばデータ線の配線容量、或いはデータ線と他の配線及び対向電極との重なり合いにより生じる容量に対し、該コンデンサが加わることにより、該データ線周りの容量の適切な確保をなすことができるから、該データ線が保有すべき電位に変動が生じるということを抑制することが可能となり、したがって、その変動に応じて画素電極の電位変動が生じるという事態を未然に防止することが可能となる。

【 0 0 1 2 】

以上により、本発明によれば、背景技術の項で述べたようなデータ線に沿った表示ムラ等の発生を極力抑制することが可能となり、もってより高品質な画像を表示することが可能となる。

【 0 0 1 3 】

しかも、このような作用効果は、当該電気光学装置の小型化・高精細化とは無関係に享受し得る。すなわち、仮に、電気光学装置の小型等に伴い、データ線が狭小化されるようなことがあっても、本発明においては、それとは別個に「コンデンサ」が備えられるからである。つまり、データ線がいくら狭く小さくなったとしても、それを補うような「コンデンサ」を備え得るなら、データ線周りの容

量の適切な確保は可能である。このように、本発明によれば、電気光学装置の小型化・高精細化が実現可能でありつつも、前述のような表示ムラ等のない高品質な画像を依然表示可能となる。

【 0 0 1 4 】

なお、本発明において、「データ線に『接続』された…導電層」とは、例えば、後述するように迂回層を介してデータ線及び導電層が接続されているような場合のほか、種々のものを想定することができる。ここに「接続」とは、具体的には例えば、コンタクトホールを利用した場合等を想定することができる。

【 0 0 1 5 】

また、「データ線から『延設』された導電層」とは、例えば、該データ線と同一層に形成されてはいるが別の部材によって導電層が構成されている場合であるとか、或いは場合により、該データ線それ自体が延設されて導電層が構成されている場合（すなわち、データ線と同一材料からなり、外観上、該データ線と明瞭な区別なき導電層が構成されている場合）等を含む。後者の場合は、データ線そのものの全部又は一部が、「コンデンサ」の電極を構成すると見ることができる。

【 0 0 1 6 】

本発明の電気光学装置の一態様では、前記データ線に交差する方向に延びるコンデンサ電極用配線を更に備えてなり、前記コンデンサを構成する他方の電極は、前記コンデンサ電極用配線に接続された又は前記コンデンサ電極用配線から延設された他の導電層を含む。

【 0 0 1 7 】

この態様によれば、データ線に交差する方向に延びるコンデンサ電極用配線が備えられ、且つ、該コンデンサ電極用配線に接続された又は該コンデンサ電極用配線から延設された他の導電層が前記コンデンサの他方の電極に含まれることから、その製造・構成が比較的簡易で、また信頼性の高いコンデンサを形成することができる。

【 0 0 1 8 】

これは、配線的一种たるコンデンサ電極用配「線」に、必要な電位（例えば、

後述するように所定の「固定電位」等）の供給を実現するためには、当該コンデンサ電極用配線の一部と該電位を供給する電源との電氣的接続点を少なくとも一箇所のみ設ければよいからである。この点、仮に、各データ線に応じ、個別のコンデンサ電極を設けるとすれば、前記のような電位供給は各個別に行う必要があり、電氣的接続点は一般に複数形成する必要があることになる。このような形態では、製造歩留まりを低下せしめる原因となるし（例えば、あるデータ線に関するコンデンサは正常に動作するが、他のデータ線に関するそれは動作しない等）、また、コンデンサ毎にその特性が相違して、全体としての信頼性を貶める原因ともなる。本態様においては、このような不具合を被るおそれがないのである。

【 0 0 1 9 】

本発明の電気光学装置の他の態様では、前記コンデンサ電極用配線は固定電位とされている。

【 0 0 2 0 】

この態様によれば、コンデンサを構成する他方の電極たるコンデンサ電極用配線が固定電位とされていることから、他の導電層もまた固定電位とされることになり、該コンデンサは好適に機能し得る。すなわち、該コンデンサにおいては、データ線に供給される画像信号に応じた電圧と該固定電位との電位差に応じた適当な電荷量を蓄積することが可能となる。

【 0 0 2 1 】

この態様では、前記基板に対向配置された対向基板と、該対向基板上に形成され前記画素電極に対向するように配置された対向電極と、該対向基板及び前記基板のいずれか一方に配置され前記走査線及び前記データ線並びに前記画素電極を駆動するための駆動回路と、前記対向電極に固定電位を供給する第 1 電源と、前記駆動回路に固定電位を供給する第 2 電源とを更に備え、前記コンデンサ電極用配線は、前記第 1 電源又は前記第 2 電源に接続されることにより、固定電位とされているように構成するとよい。

【 0 0 2 2 】

このような構成によれば、コンデンサの他方の電極たる他の導電層に接続等されたコンデンサ電極用配線を固定電位とするための電源と、対向電極を固定電位

とするための電源（すなわち、第 1 電源）、或いは駆動回路に供給すべき固定電位を供給するための電源（すなわち、第 2 電源）とが共用される形となるから、装置構成の簡略化を実現することができる。

【 0 0 2 3 】

なお、本態様において、場合により、第 1 電源と第 2 電源とが、一つの共通の電源であるというような場合をも含む。

【 0 0 2 4 】

本発明の電気光学装置の他の態様では、前記コンデンサ電極用配線は、低抵抗材料から構成される。

【 0 0 2 5 】

この態様によれば、コンデンサ電極用配線が低抵抗材料から構成されることから、配線遅延等が問題とならない。なお、本態様にいう「低抵抗材料」とは、例えば、アルミニウム等を挙げることができる。

【 0 0 2 6 】

本発明の電気光学装置の他の態様では、前記データ線の一端には、該データ線を駆動するためのデータ線駆動回路が更に備えられてなり、前記データ線他端の側には、前記コンデンサが設けられている。

【 0 0 2 7 】

この態様によれば、データ線を中心とした場合における各種構成要素の配置関係が好適となる。また、本態様では、データ線の一端にデータ線駆動回路が、その他端に前記コンデンサが配置されることになるから、画像信号の流れは、データ線駆動回路、データ線（及びそれに連なる画素スイッチング用素子、画素電極）及びコンデンサということになり、画像信号の滞りない画素電極への伝達を実現するとともに、コンデンサにおける電荷蓄積は、いわば使用済みの画像信号を利用することで行われることになる。つまり、本態様によれば、データ線に一種の障害物ともなり得るコンデンサを設けるにもかかわらず、それにより生じ得る悪影響をまともに受けるような事態を有効に回避することができる。

【 0 0 2 8 】

なお、本態様において、データ線駆動回路とデータ線との間にサンプリング回

路等を設けてよい。

【 0 0 2 9 】

本発明の電気光学装置の他の態様では、前記データ線の一端には、該データ線を駆動するためのデータ線駆動回路が更に備えられてなり、前記データ線他端の側には、当該電気光学装置の動作を検査するための検査回路が更に備えられている。

【 0 0 3 0 】

この態様によれば、検査回路によって、当該電気光学装置の動作、とりわけ画素スイッチング用素子としての薄膜トランジスタの動作等の検査を行うことができる。そして、本態様では特に、該検査回路が、データ線他端の側に設けられることにより、基板上における各種要素のレイアウトを好適に実現することができる。

【 0 0 3 1 】

なお、本態様に加え、データ線他端の側にコンデンサが設けられる上述の態様を併せもつ態様では、特に各種要素のレイアウトが好適に定まるということができる。

【 0 0 3 2 】

本発明の電気光学装置の他の態様では、前記画素電極及び画素スイッチング用素子に接続された蓄積容量を更に備え、前記コンデンサを構成する部材の少なくとも一部は、前記蓄積容量を構成する部材の少なくとも一部と、製造工程段階において同一の機会に形成されている。

【 0 0 3 3 】

この態様によれば、まず、画素電極及び画素スイッチング用素子に接続された蓄積容量が備えられていることにより、画素電極における電位保持特性を向上させることができる。したがって、高コントラスト等の特質を備えた高品質な画像を表示することが可能となる。

【 0 0 3 4 】

そして本態様では特に、前記コンデンサを構成する部材の少なくとも一部は、前記の蓄積容量を構成する部材の少なくとも一部と、製造工程段階において同一

の機会に形成されている。これをより具体的な例で説明すると、次のようになる。

【 0 0 3 5 】

まず、蓄積容量は、画素スイッチング用素子及び画素電極と接続される画素電位側容量電極と、これに対向配置され、例えば固定電位とされる容量電極、そしてこれら一対の電極間に挟持される絶縁膜から構成される。他方、本発明に係る「コンデンサ」については、その一方の電極としてデータ線に接続又はこれから延設された導電層、その他方の電極として例えば前述のコンデンサ電極用配線に接続又はこれから延設された他の導電層、更にはこれら一対の電極間に挟持される絶縁膜から構成されることになる。このような場合、「蓄積容量を構成する部材」とは、画素電位側容量電極、容量電極及び絶縁膜となる一方、「コンデンサを構成する部材」とは、データ線、コンデンサ電極用配線及び絶縁膜ということになる。

【 0 0 3 6 】

そして、後者は、前者の「少なくとも一部と、製造工程段階において同一の機会に形成されている」とは、例えば、導電層及び画素電位側容量電極が同一膜として形成されている、或いは、他の導電層及び固定電位側容量電極が同一膜として形成されている、或いは更に、「コンデンサ」の絶縁膜及び「蓄積容量」の絶縁膜が同一膜として形成されている等ということを意味する。なお、同一膜として形成されているとは、コンデンサ及び蓄積容量に共通の前駆膜を形成するとともに、これに対するパターニング処理を行うことにより、例えば導電層と固定電位側容量電極とが、それぞれの場所に応じ、且つ、それぞれ固有のパターン形状を有するものとして形成されるということである。

【 0 0 3 7 】

このように、本態様によれば、両要素（すなわち、コンデンサ及び蓄積容量）を、同一の機会に製造することから、これらそれぞれを別々に製造する場合と比較して、製造工程の簡略化、或いは製造コストの低廉化等を実現することができることになる。また、本態様に係る構造によれば、少面積で効率よくコンデンサを形成することができる。

【 0 0 3 8 】

これに関連して、前述のコンデンサ電極用配線を備える態様では、前記コンデンサ電極用配線及び前記データ線は製造工程段階において同一の機会に形成されているように構成するとよい。

【 0 0 3 9 】

このような構成によれば、コンデンサ電極配線及びデータ線が同一膜として形成されていることになるから、これらそれぞれを別々に製造する場合と比較して、製造工程の簡略化、或いは製造コストの低廉化等を実現することができる。

【 0 0 4 0 】

なお、このような構成と、前述のコンデンサ及び蓄積容量を同一機会に形成する態様とを併せもつ態様によれば、前述の作用効果がより効果的に奏されることとなるのは言うまでもない。

【 0 0 4 1 】

このように、コンデンサ又はその関連の構成と画像表示領域側の構成（例えば、蓄積容量、データ線）とを同一機会に形成する態様では、前記データ線及び前記導電層それぞれに接続された迂回層を更に備えてなり、該迂回層は、前記走査線と製造工程段階において同一の機会に形成されているように構成するとよい。

【 0 0 4 2 】

このような構成によれば、まず、データ線及び導電層間は迂回層を介して接続されることになる。すなわち、データ線及び導電層はそれぞれ別の部材として構成可能であり、これにより、両者それぞれを別々の材料からなるものとすることができる。例えば、データ線はアルミニウムから、導電層はポリシリコンからなるなどということが可能である。ところで、前記の蓄積容量を構成する一対の電極の少なくとも一方を構成するための材料は、該蓄積容量としての性能を十分に発揮させるため等その他固有の目的をもって選定されることが通常である。例えば、該一対の電極の少なくとも一方を、画素スイッチング用の薄膜トランジスタに対する光入射を防止する上側遮光膜としても機能させるため、比較的光吸収性に優れたポリシリコンから構成するなどということが行われる。

【 0 0 4 3 】

以上のような場合では、例えば、データ線それ自体の一部が本発明に係るコンデンサの電極を構成しているなどという場合に比べて、蓄積容量を構成する一対の電極の少なくとも一方と導電層とを同一機会に形成するという態様が、より実現しやすくなっているといえることができる。すなわち、本構成に係る「迂回層」を設ければ、前述した、コンデンサの構成と、蓄積容量の構成の少なくとも一部とを製造工程段階において同一機会に形成するという態様を、よりよく実現することができる。

【 0 0 4 4 】

他方、本態様においては特に、迂回層及び走査線が製造工程段階において同一機会に形成されている。したがって、本構成によれば、上述にも増して、製造工程の簡略化、或いは製造コストの低廉化等を更に効果的に実現することができる。

【 0 0 4 5 】

なお、本態様においては、該走査線は、前記画素スイッチング用素子としての薄膜トランジスタを構成するゲート電極を含んでよい。

【 0 0 4 6 】

この態様では、前記データ線の一端の側には、該データ線を駆動するためのデータ線駆動回路が備えられており、前記データ線他端の側には、前記コンデンサ及び当該電気光学装置の動作を検査するための検査回路が更に備えられており、前記検査回路は、前記データ線と前記迂回層を介して接続されているように構成するとよい。

【 0 0 4 7 】

このような構成によれば、データ線、コンデンサ並びにデータ線及び検査回路を接続するための配線等のレイアウトを好適に決めることができる。例えば、迂回層上に層間絶縁膜を挟んでコンデンサを設けるとともに、該コンデンサ上又は該コンデンサと同一層として、データ線及び検査回路それ自体並びにこれらへと続く配線をそれぞれ形成し、迂回層及びデータ線間並びに迂回層及び前記配線間には、両者それぞれを接続するためのコンタクトホールを形成する等という態様が採用可能となる。この場合、コンデンサの設置について特に面積を要しないこ

とになるなど、各種要素のレイアウトがより好適に実現されることになる。

【 0 0 4 8 】

本発明の電気光学装置の他の態様では、前記導電層の前記一方の電極となるべき部位は、前記データ線に比べて幅広に形成されている。

【 0 0 4 9 】

この態様によれば、コンデンサの容量値の増大を図ることができる。したがって、本態様によれば、データ線周りの容量の確保はより良好に実現されることになり、前述にも増して、画素電極における電位変動が生じる可能性を低減し、より高品質な画像を表示することが可能となる。

【 0 0 5 0 】

なお、上述した作用効果をより効果的に享受するためには、本態様に加えて、前記他の導電層の前記他方の電極となるべき部位が、前記データ線に比べて幅広に形成されている場合が当然に想定されることとなる。

【 0 0 5 1 】

本発明の電気光学装置の他の態様では、前記データ線は複数本存在しており、これら複数本のデータ線は、一時に画像信号の供給対象とされる複数の組に区別される。

【 0 0 5 2 】

この態様によれば、例えば、一つの画像信号をシリアルーパラレル変換した結果であるところの、複数個からなる画像信号を、一挙にデータ線に供給することが可能となる。これによると、効率的な画像信号の配信が可能となる。しかしながら、この場合においては、一時に画像信号の供給対象とされる「組」の両端に位置するデータ線に関しては、当該データ線に沿った画像上の表示ムラが現れやすくなり、また、該表示ムラは組単位で現れることになるから、より視認しやすいものになってしまう。つまり、画像の品質低下が「目に見えて」顕著になりうるといふ欠点がある。なお、この場合において、表示ムラが「現れやすい」というのは、前記の組の両端に位置するデータ線には、それに相隣接して、画像信号の供給されないデータ線が存在するからで、これら両データ線と画素電極との相互関係が、より表示ムラを発生させやすい状況を作り出すからである。

【 0 0 5 3 】

しかるに、本発明においては、上述のようにデータ線に対してコンデンサが付設されていることにより、上述のような画像信号の供給態様を採ったとしても、特に問題となるようなことはない。換言すれば、上述のような画像信号の供給態様を採用する場合においては、そうでない場合に比べて、本発明に係るコンデンサの存在意義が高まるということがいえる。

【 0 0 5 4 】

なお、「一時に画像信号の供給対象とされるデータ線の組」とは、当該画像信号が幾つのパラレル信号からなるかに応じて決まる。例えば、この画像信号が、シリアル信号を6つのパラレル信号にシリアルーパラレル変換されたものと想定するならば、前記データ線の「組」とは、相隣接する6本のデータ線からなる組である、というような想定が可能である。

【 0 0 5 5 】

本発明の電気光学装置の製造方法は、上記課題を解決するために、基板上に一定方向に延在するデータ線、該データ線に交差するように延在する走査線、該走査線及び前記データ線の交差領域に対応するように配置された画素電極及び薄膜トランジスタ、該画素電極及び薄膜トランジスタに接続される蓄積容量並びに前記データ線に接続又は延設されたコンデンサを備えた電気光学装置を製造する電気光学装置の製造方法であって、前記コンデンサを構成する部材の少なくとも一部と、前記蓄積容量を構成する部材の少なくとも一部とを同一膜として形成する同時製造工程を含む。

【 0 0 5 6 】

本発明の電気光学装置の製造方法によれば、上述の本発明の電気光学装置を比較的容易に形成することができる。そして、本発明では特に、コンデンサを構成する部材の少なくとも一部と、蓄積容量を構成する部材の少なくとも一部とを同一膜として形成する同時製造工程を含むから、製造工程の簡略化、或いは製造コストの低廉化等を図ることができる。

【 0 0 5 7 】

本発明の電気光学装置の製造方法の一態様では、前記蓄積容量は、前記画素電

極及び前記薄膜トランジスタに接続される画素電位側容量電極、該画素電位側容量電極に対向配置される固定電位側容量電極、これら両電極に挟持される第1絶縁膜からなり、前記コンデンサは、前記データ線に接続又は延設された導電層、該導電層に対向配置される他の導電層、これら両層に挟持される第2絶縁膜からなり、前記同時製造工程は、前記画素電位側容量電極及び前記導電層を同一膜として形成する工程、前記固定電位側容量電極及び前記他の導電層を同一膜として形成する工程及び前記第1絶縁膜及び前記第2絶縁膜を同一膜として形成する工程とのうち、少なくとも一つの工程を含む。

【 0 0 5 8 】

この態様によれば、前記の同時製造工程が、画素電位側容量電極及び導電層、固定電位側容量電極及び他の導電層並びに第1絶縁膜及び第2絶縁膜の少なくとも一組を同一膜として形成することになる。したがって、それに応じた分の製造工程の簡略化、或いは製造コストの低廉化等を図ることができる。

【 0 0 5 9 】

本発明の電気光学装置の製造方法の他の態様では、前記同時製造工程の前に、前記薄膜トランジスタを構成するゲート電極と迂回層とを同一膜として形成する工程を含み、前記迂回層と前記データ線とを接続するためのコンタクトホールを形成する工程と、前記迂回層と前記導電層とを接続するためのコンタクトホールを形成する工程とを含む。

【 0 0 6 0 】

この態様によれば、同時製造工程の前に、迂回層が形成されるとともに、該迂回層は前記データ線及び前記導電層と電氣的に接続されることになるから、前述の本発明の電気光学装置の各種態様のうち迂回層を備える電気光学装置を比較的容易に製造することができる。そして、本態様では特に、薄膜トランジスタを構成するゲート電極及び迂回層が同一膜として形成されることから、製造工程の簡略化、或いは製造コストの低廉化等という作用効果は、より効果的に奏されることとなる。

【 0 0 6 1 】

なお、本態様においては、ゲート電極の形成と同時に該ゲート電極を含むよう

に走査線を形成するようにしてもよい。

【 0 0 6 2 】

また、本態様において、ゲート電極及び迂回層は前記同時製造工程の前に形成されることから、該ゲート電極及び迂回層は、蓄積容量及びコンデンサの下に形成されるということになる。

【 0 0 6 3 】

本発明の電気光学装置の製造方法の他の態様では、前記同時製造工程の後に、前記データ線と該データ線に交差する方向に延びるコンデンサ電極用配線を同一膜として形成する工程と、前記コンデンサ電極用配線と前記他の導電層とを接続するためのコンタクトホールを形成する工程とを含む。

【 0 0 6 4 】

この態様によれば、コンデンサ電極用配線が形成されるとともに、該コンデンサ電極用配線は前記他の導電層と電氣的に接続されることになるから、前述の本発明の電気光学装置の各種態様のうちコンデンサ電極用配線を備える電気光学装置を比較的容易に製造することができる。そして、本態様では特に、該コンデンサ電極用配線及び前記データ線が同一膜として形成されることから、製造工程の簡略化、或いは製造コストの低廉化等という作用効果は、より効果的に奏されることとなる。

【 0 0 6 5 】

なお、本態様において、データ線及びコンデンサ電極用配線は前記同時製造工程の後に形成されることから、該データ線及びコンデンサ電極用配線は、蓄積容量及びコンデンサの上に形成されるということになる。

【 0 0 6 6 】

この態様では特に、当該電気光学装置は検査回路を更に備えてなり、前記検査回路に接続される配線と、前記データ線及び前記コンデンサ電極用配線とを同一膜として形成する工程と、前記配線及び前記迂回層を接続するためのコンタクトホールを形成する工程とを含むようにするとよい。

【 0 0 6 7 】

このような構成によれば、検査回路に接続される配線と、データ線及びコンデ

ンサ電極用配線とが同一膜として形成されることから、製造工程の簡略化、或いは製造コストの低廉化等という作用効果は、更に効果的に奏されることとなる。また、本構成によれば、迂回層がデータ線及び前記配線との接続に大きな役割を果たし、本発明に係る製造方法により製造される電気光学装置を構成する各種要素のレイアウトを好適に実現することができる。

【 0 0 6 8 】

本発明の電子機器は、上記課題を解決するために、上述した本発明の電気光学装置（但し、その各種態様を含む。）を具備してなる。

【 0 0 6 9 】

本発明の電子機器によれば、上述の本発明の電気光学装置を具備してなるから、データ線にコンデンサが付設されていることにより、画像上にデータ線に沿った表示ムラ等が発生するなどということのない、高品質な画像を表示可能な、投射型表示装置（液晶プロジェクタ）、液晶テレビ、携帯電話、電子手帳、ワードプロセッサ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、ワークステーション、テレビ電話、POS端末、タッチパネル等の各種電子機器を実現することができる。

【 0 0 7 0 】

本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにされる。

【 0 0 7 1 】

【発明の実施の形態】

以下では、本発明の実施の形態について図を参照しつつ説明する。以下の実施形態は、本発明の電気光学装置を液晶装置に適用したものである。

【 0 0 7 2 】

まず、本発明の実施形態における電気光学装置の画素部における構成について、図1から図3を参照して説明する。ここに図1は、電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。また図2は、データ線、走査線、画素電極等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図であり、図3は図2のA-A'

断面図である。なお、図 3 においては、各層・各部材を図面上で認識可能な程度の大きさとするため、該各層・各部材ごとに縮尺を異ならしめてある。

【 0 0 7 3 】

図 1 において、本実施形態における電気光学装置の画像表示領域を構成するマトリクス状に形成された複数の画素には、それぞれ、画素電極 9 a と当該画素電極 9 a をスイッチング制御するための T F T 3 0 とが形成されており、画像信号が供給されるデータ線 6 a が当該 T F T 3 0 のソースに電氣的に接続されている。データ線 6 a に書き込む画像信号 S 1、S 2、…、S n は、この順に線順次に供給しても構わないが、本実施形態では特に、画像信号 S 1、S 2、…、S n は、N 個の平行な画像信号にシリアルーパラレル展開され、N 本の画像信号線 1 1 5 から相隣接する N 本のデータ線 6 a 同士に対して、グループ毎に供給可能に構成されている。

【 0 0 7 4 】

画像表示領域外である周辺領域には、データ線 6 a の一端（図 1 中で下端）が、サンプリング回路 3 0 1 を構成するスイッチング用回路素子 2 0 2 に接続されている。このスイッチング用回路素子としては、図に示すように n チャネル型の T F T でも良いし、p チャネル型の T F T でもよい。また、相補型等の T F T 等をあてることができる（以下、図 1 に示す該スイッチング用回路素子 2 0 2 を「T F T 2 0 2」と呼称する。）。この場合、この T F T 2 0 2 のドレインには、引き出し配線 2 0 6 を介して前記データ線 6 a の図 1 中下端が接続され、該 T F T 2 0 2 のソースには、引き出し配線 1 1 6 を介して画像信号線 1 1 5 が接続されるとともに、該 T F T 2 0 2 のゲートには、データ線駆動回路 1 0 1 に接続されたサンプリング回路駆動信号線 1 1 4 が接続されている。そして、画像信号線 1 1 5 上の画像信号 S 1、S 2、…、S n は、データ線駆動回路 1 0 1 からサンプリング回路駆動信号線 1 1 4 を通じてサンプリング信号が供給されるのに応じ、サンプリング回路 3 0 1 によりサンプリングされて、各データ線 6 a に供給されるように構成されている。

【 0 0 7 5 】

このようにデータ線 6 a に書き込む画像信号 S 1、S 2、…、S n は、この順

に線順次に供給してもかまわないし、相隣接する複数のデータ線 6 a 同士に対して、グループ毎に供給するようにしてもよい。本実施形態では、図 1 に示すように、6 本のデータ線 6 a を一組として、これに対して一時に画像信号が供給されるようになっている。

【 0 0 7 6 】

そして、本実施形態においては特に、これらデータ線 6 a の他端（図 1 中で上端）には、図 1 に示すようにコンデンサ 5 0 1 が付設されている。このコンデンサ 5 0 1 は、データ線 6 a に接続又は該データ線 6 a から延設された導電層（後述する第 1 導電層 5 1 1 及び図 4 参照）を一方の電極とし、データ線 6 a に交差する方向に延び固定電位に維持されたコンデンサ電極用配線 5 0 3 に接続又は該コンデンサ電極用配線 5 0 3 から延設された他の導電層（後述する第 2 導電層 5 1 2 及び図 4 参照）を他方の電極とするとともに、これらの間に絶縁膜を挟持して構成されている。このコンデンサ 5 0 1 には、各データ線 6 a に対して画像信号 S 1、S 2、…、S n を供給すると、そのそれぞれに対応した電位と、コンデンサ電極用配線 5 0 3 の固定電位との差に応じた電荷が蓄積されることになる。これにより、データ線 6 a 周りにおける容量は適切に確保されることになり、該データ線 6 a における不定な電圧変動、ひいては画素電極 9 a における電位変動を抑制することができ、もって画像上にデータ線 6 a に沿った表示ムラ等が発生することを未然に防止することが可能となる。なお、このコンデンサ 5 0 1 の、より実際的な構成については、後に改めて述べることとする。

【 0 0 7 7 】

また、T F T 3 0 のゲートに走査線 3 a が電氣的に接続されており、所定のタイミングで、走査線 3 a にパルスの走査信号 G 1、G 2、…、G m を、この順に線順次で印加するように構成されている。画素電極 9 a は、T F T 3 0 のドレインに電氣的に接続されており、スイッチング素子である T F T 3 0 を一定期間だけそのスイッチを閉じることにより、データ線 6 a から供給される画像信号 S 1、S 2、…、S n を所定のタイミングで書き込む。

【 0 0 7 8 】

画素電極 9 a を介して電気光学物質の一例としての液晶に書き込まれた所定レ

ベルの画像信号 S_1 、 S_2 、…、 S_n は、対向基板に形成された対向電極との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能とする。ノーマリーホワイトモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が減少し、ノーマリーブラックモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が増加され、全体として電気光学装置からは画像信号に応じたコントラストをもつ光が出射する。

【 0 0 7 9 】

ここで保持された画像信号がリークするのを防ぐために、画素電極 9 a と対向電極との間に形成される液晶容量と並列に蓄積容量 7 0 を付加する。この蓄積容量 7 0 は、走査線 3 a に並んで設けられ、固定電位側容量電極を含むとともに定電位に固定された容量線 3 0 0 を含んでいる。

【 0 0 8 0 】

以下では、上記データ線 6 a、走査線 3 a、TFT 3 0 等による、上述のような回路動作が実現される電気光学装置の、実際の構成について、図 2 及び図 3 を参照して説明する。

【 0 0 8 1 】

まず、本実施形態に係る電気光学装置は、図 2 の A - A' 線断面図たる図 3 に示すように、透明な TFT アレイ基板 1 0 と、これに対向配置される透明な対向基板 2 0 とを備えている。TFT アレイ基板 1 0 は、例えば、石英基板、ガラス基板、シリコン基板からなり、対向基板 2 0 は、例えばガラス基板や石英基板からなる。

【 0 0 8 2 】

TFT アレイ基板 1 0 には、図 3 に示すように、画素電極 9 a が設けられており、その上側には、ラビング処理等の所定の配向処理が施された配向膜 1 6 が設けられている。このうち画素電極 9 a は、例えば ITO (Indium Tin Oxide) 膜等の透明導電性膜からなる。他方、対向基板 2 0 には、その全面に渡って対向電極 2 1 が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜 2 2 が設けられている。このうち対向電極 2 1 は、上述の画素電極

9 a と同様に、例えば I T O 膜等の透明導電性膜からなり、前記の配向膜 1 6 及び 2 2 は、例えば、ポリイミド膜等の透明な有機膜からなる。このように対向配置された T F T アレイ基板 1 0 及び対向基板 2 0 間には、後述のシール材（図 1 4 及び図 1 5 参照）により囲まれた空間に液晶等の電気光学物質が封入され、液晶層 5 0 が形成される。液晶層 5 0 は、画素電極 9 a からの電界が印加されていない状態で配向膜 1 6 及び 2 2 により所定の配向状態をとる。液晶層 5 0 は、例えば一種又は数種類のネマティック液晶を混合した電気光学物質からなる。シール材は、T F T 基板 1 0 及び対向基板 2 0 をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのグラスファイバー或いはガラスビーズ等のスペーサが混入されている。

【 0 0 8 3 】

一方、図 2 において、前記画素電極 9 a は、T F T アレイ基板 1 0 上に、マトリクス状に複数設けられており（点線部 9 a ' により輪郭が示されている）、画素電極 9 a の縦横の境界に各々沿ってデータ線 6 a 及び走査線 3 a が設けられている。データ線 6 a は、例えばアルミニウム膜等の金属膜あるいは合金膜からなり、走査線 3 a は、例えば導電性のポリシリコン膜等からなる。また、走査線 3 a は、半導体層 1 a のうち図中右上がりの斜線領域で示したチャンネル領域 1 a ' に対向するように配置されており、該走査線 3 a はゲート電極として機能する。すなわち、走査線 3 a とデータ線 6 a との交差する箇所にはそれぞれ、チャンネル領域 1 a ' に走査線 3 a の本線部がゲート電極として対向配置された画素スイッチング用の T F T 3 0 が設けられている。

【 0 0 8 4 】

T F T 3 0 は、図 3 に示すように、L D D (Lightly Doped Drain) 構造を有しており、その構成要素としては、上述したようにゲート電極として機能する走査線 3 a、例えばポリシリコン膜からなり走査線 3 a からの電界によりチャンネルが形成される半導体層 1 a のチャンネル領域 1 a '、走査線 3 a と半導体層 1 a とを絶縁するゲート絶縁膜を含む絶縁膜 2、半導体層 1 a における低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c 並びに高濃度ソース領域 1 d 及び高濃度ドレ

イン領域 1 e を備えている。

【 0 0 8 5 】

なお、T F T 3 0 は、好ましくは図 3 に示したように L D D 構造をもつが、低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c に不純物の打ち込みを行わないオフセット構造をもってよいし、走査線 3 a の一部からなるゲート電極をマスクとして高濃度で不純物を打ち込み、自己整合的に高濃度ソース領域及び高濃度ドレイン領域を形成するセルフアライン型の T F T であってもよい。また、本実施形態では、画素スイッチング用 T F T 3 0 のゲート電極を、高濃度ソース領域 1 d 及び高濃度ドレイン領域 1 e 間に 1 個のみ配置したシングルゲート構造としたが、これらの間に 2 個以上のゲート電極を配置してもよい。このようにデュアルゲート、あるいはトリプルゲート以上で T F T を構成すれば、チャネルとソース及びドレイン領域との接合部のリーク電流を防止でき、オフ時の電流を低減することができる。さらに、T F T 3 0 を構成する半導体層 1 a は非単結晶層でも単結晶層でも構わない。単結晶層の形成には、貼り合わせ法等の公知の方法を用いることができる。半導体層 1 a を単結晶層とすることで、特に周辺回路の高性能化を図ることができる。

【 0 0 8 6 】

一方、図 3 においては、蓄積容量 7 0 が、T F T 3 0 の高濃度ドレイン領域 1 e 及び画素電極 9 a に接続された画素電位側容量電極としての中継層 7 1 と、固定電位側容量電極としての容量線 3 0 0 の一部とが、誘電体膜 7 5 を介して対向配置されることにより形成されている。この蓄積容量 7 0 によれば、画素電極 9 a における電位保持特性を顕著に高めることが可能となる。

【 0 0 8 7 】

中継層 7 1 は、例えば導電性のポリシリコン膜からなり画素電位側容量電極として機能する。ただし、中継層 7 1 は、後に述べる容量線 3 0 0 と同様に、金属又は合金を含む単一層膜又は多層膜から構成してもよい。中継層 7 1 は、画素電位側容量電極としての機能のほか、コンタクトホール 8 3 及び 8 5 を介して、画素電極 9 a と T F T 3 0 の高濃度ドレイン領域 1 e とを中継接続する機能をもつ。

【 0 0 8 8 】

容量線 3 0 0 は、例えば金属又は合金を含む導電膜からなり固定電位側容量電極として機能する。この容量線 3 0 0 は、平面的に見ると、図 2 に示すように、走査線 3 a の形成領域に重ねて形成されている。より具体的には容量線 3 0 0 は、走査線 3 a に沿って延びる本線部と、図中、データ線 6 a と交差する各個所からデータ線 6 a に沿って上方に夫々突出した突出部と、コンタクトホール 8 5 に対応する個所が僅かに括れた括れ部とを備えている。このうち突出部は、走査線 3 a 上の領域及びデータ線 6 a 下の領域を利用して、蓄積容量 7 0 の形成領域の増大に貢献する。また、容量線 3 0 0 は、好ましくは、画素電極 9 a が配置された画像表示領域 1 0 a からその周囲に延設され、定電位源と電氣的に接続されて、固定電位とされる。このような定電位源としては、データ線駆動回路 1 0 1 に供給される正電源や負電源の定電位源でもよいし、対向基板 2 0 の対向電極 2 1 に供給される定電位でも構わない。

【 0 0 8 9 】

誘電体膜 7 5 は、図 3 に示すように、例えば膜厚 5 ～ 2 0 0 n m 程度の比較的薄い H T O (High Temperature Oxide) 膜、L T O (Low Temperature Oxide) 膜等の酸化シリコン膜、あるいは窒化シリコン膜等から構成される。蓄積容量 7 0 を増大させる観点からは、膜の信頼性が十分に得られる限りにおいて、誘電体膜 7 5 は薄いほどよい。

【 0 0 9 0 】

図 2 及び図 3 においては、上記のほか、T F T 3 0 の下側に、下側遮光膜 1 1 a が設けられている。下側遮光膜 1 1 a は、格子状にパターニングされており、これにより各画素の開口領域を規定している。なお、開口領域の規定は、図 2 中のデータ線 6 a と、これに交差するよう形成された容量線 3 0 0 とによっても、なされている。また、下側遮光膜 1 1 a についても、前述の容量線 3 0 0 の場合と同様に、その電位変動が T F T 3 0 に対して悪影響を及ぼすことを避けるために、画像表示領域からその周囲に延設して定電位源に接続するとよい。

【 0 0 9 1 】

また、T F T 3 0 下には、下地絶縁膜 1 2 が設けられている。下地絶縁膜 1 2

は、下側遮光膜 1 1 a から T F T 3 0 を層間絶縁する機能のほか、T F T アレイ基板 1 0 の全面に形成されることにより、T F T アレイ基板 1 0 の表面研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用の T F T 3 0 の特性変化を防止する機能を有する。

【 0 0 9 2 】

加えて、走査線 3 a 上には、高濃度ソース領域 1 d へ通じるコンタクトホール 8 1 及び高濃度ドレイン領域 1 e へ通じるコンタクトホール 8 3 がそれぞれ開孔された第 1 層間絶縁膜 4 1 が形成されている。

【 0 0 9 3 】

第 1 層間絶縁膜 4 1 上には、中継層 7 1、及び容量線 3 0 0 が形成されており、これらの上には高濃度ソース領域 1 d へ通じるコンタクトホール 8 1 及び中継層 7 1 へ通じるコンタクトホール 8 5 がそれぞれ開孔された第 2 層間絶縁膜 4 2 が形成されている。

【 0 0 9 4 】

なお、本実施形態では、第 1 層間絶縁膜 4 1 に対しては、約 1 0 0 0 ℃の焼成を行うことにより、半導体層 1 a や走査線 3 a を構成するポリシリコン膜に注入したイオンの活性化を図ってもよい。他方、第 2 層間絶縁膜 4 2 に対しては、このような焼成を行わないことにより、容量線 3 0 0 の界面付近に生じるストレスの緩和を図るようにしてもよい。

【 0 0 9 5 】

加えて更に、第 2 層間絶縁膜 4 2 上には、データ線 6 a が形成されており、これらの上には中継層 7 1 へ通じるコンタクトホール 8 5 が形成された第 3 層間絶縁膜 4 3 が形成されている。

【 0 0 9 6 】

第 3 層間絶縁膜 4 3 の表面は、CMP (Chemical Mechanical Polishing) 処理等により平坦化されており、その下方に存在する各種配線や素子等による段差に起因する液晶層 5 0 の配向不良を低減する。

【 0 0 9 7 】

ただし、このように第 3 層間絶縁膜 4 3 に平坦化処理を施すのに代えて、又は

加えて、T F T アレイ基板 1 0、下地絶縁膜 1 2、第 1 層間絶縁膜 4 1 及び第 2 層間絶縁膜 4 2 のうち少なくとも一つに溝を掘って、データ線 6 a 等の配線や T F T 3 0 等を埋め込むことにより、平坦化処理を行ってもよい。

【 0 0 9 8 】

(データ線に付設されたコンデンサについての構成)

以下では、本実施形態において特徴的な、データ線 6 a に付設されたコンデンサ 5 0 1 の構成について、図 4 乃至図 6 は参照しながら、より詳細に説明する。ここに図 4 は、本実施形態に係るコンデンサを示す平面図であり、図 5 は図 4 の B - B ' 断面図である。また、図 6 は、本実施形態に係るコンデンサとその周囲の他の要素との配置関係を概念的に示す斜視図である。なお、図 5 及び図 6 においては、各層・各部材を図面上で認識可能な程度の大きさとするため、該各層・各部材ごとに縮尺を異ならしめてある。また、図 6 では、コンデンサの配置関係を示すことを主な目的としているため、例えば誘電体膜 7 5 や各層間絶縁膜等図 5 において図示されている要素の幾つかについて、その図示を省略している。

【 0 0 9 9 】

本実施形態において、コンデンサ 5 0 1 は、画像表示領域 1 0 a 外、且つ、データ線 6 a の図 4 中上端の側に設けられている。なお、データ線 6 a の図 4 中下端の側にはサンプリング回路 3 0 1 及びデータ線駆動回路 1 0 1 が接続されている(図 4 において不図示、図 1 参照)。

【 0 1 0 0 】

より詳しくは、このコンデンサ 5 0 1 は、データ線 6 a に接続された第 1 導電層 5 1 1 を一方の電極とし、データ線 6 a に交差する方向に延び、固定電位に維持されたコンデンサ電極用配線 5 0 3 に接続された第 2 導電層 5 1 2 を他方の電極とするとともに、これらの間に誘電体膜 7 5 を挟持して構成されている。

【 0 1 0 1 】

このうち、まず、第 1 導電層 5 1 1 は、図 5 及び図 6 に示すように、第 1 層間絶縁膜 4 1 上に形成されている。すなわち、図 5 と図 3 とを対比するとわかるように、該第 1 導電層 5 1 1 は、蓄積容量 7 0 を構成する中継層 7 1 と同一膜として形成されている。

【 0 1 0 2 】

また、この第1導電層511は、コンタクトホール581及び582、そして迂回層520を介してデータ線6aと相互に接続されている。ここにコンタクトホール581は、第1層間絶縁膜41及び第2層間絶縁膜42を貫通して開孔されたものであり、コンタクトホール582は、第1層間絶縁膜41に開孔されたものである。また、迂回層520は、下地絶縁膜12上に形成されたものであり、図5と図3とを対比するとわかるように、走査線3aと同一膜として形成されている。これにより、第1導電層520は、データ線6aと同一の電位を有する。

【 0 1 0 3 】

更に、この迂回層520には、コンタクトホール583を介して、検査回路用配線60aが接続されている。この検査回路用配線60aは、データ線6aと同一膜として形成されている。検査回路用配線60aの先には、図4に示すように、検査回路701が接続されており、該検査回路は複数のTFT702を含むものとなっている。また、このTFT702には、前述の検査回路用配線60aとは別に、配線703が接続されている。

【 0 1 0 4 】

一方、第2導電層512は、図5及び図6に示すように、第1導電層511上に形成された誘電体膜75の上に、該第1導電層511と対向するように形成されている。この第2導電層512は、第2層間絶縁膜42上に形成されたコンデンサ電極用配線503に、コンタクトホール584を介して接続されている。

【 0 1 0 5 】

ここでコンデンサ電極用配線503は、データ線6aに交差する方向に延びデータ線6aと同一膜として形成されている。すなわち、データ線6aが上述のようにアルミニウムを含んで形成される場合においては、コンデンサ電極用配線503もまた、アルミニウムを含んで形成されることになる。このように、コンデンサ電極用配線503が、アルミニウム等の低抵抗な材料を含んで形成されるならば、その配線遅延等が問題にならない。

【 0 1 0 6 】

なお、これら第 1 導電層 5 1 1 及びコンデンサ用電極配線 5 0 3 と、前述の検査回路用配線 6 0 a の三者は、図 5 に示すように、同一膜として形成されるようになっている。

【 0 1 0 7 】

また、このコンデンサ電極用配線 5 0 3 は、対向電極 2 1 に固定電位を供給するための定電位源（本発明にいう「第 1 電源」に該当する。）、或いはデータ線駆動回路 1 0 1 や走査線駆動回路 1 0 4 等に固定電位を供給するための定電位源（本発明にいう「第 2 電源」に該当する。）に接続されることにより（不図示）、固定電位とされており、これにより、第 2 導電層 5 1 2 もまた、固定電位とされている。

【 0 1 0 8 】

本実施形態においては、このようにコンデンサ電極用配線 5 0 3 ないし第 2 導電層 5 1 2 を固定電位とするためには、対向電極 2 1 を固定電位とするための電源、又はデータ線駆動回路若しくは走査線駆動回路に供給される固定電位を供給するための電源のいずれか利用可能であり、いずれにせよ、該コンデンサ電極用配線 5 0 3 ないし第 2 導電層 5 1 2 のために、特別に電源を設ける必要がないから、その分、装置構成の簡略化を実現することができる。

【 0 1 0 9 】

最後に、当該コンデンサ 5 0 1 の絶縁層たる誘電体膜 7 5 は、その名称及び符号から明らかなように、前述した蓄積容量 7 0 の誘電体膜 7 5 と同一のものである。すなわち、誘電体膜 7 5 は、コンデンサ 5 0 1 及び蓄積容量 7 0 において共用される形となっている。

【 0 1 1 0 】

このような構成となる電気光学装置においては、次のような作用効果が奏されることになる。第一に、データ線 6 a にコンデンサ 5 0 1 が付設されていることにより、従来見られていたような、画像上におけるデータ線 6 a に沿った表示ムラ等の発生を抑制することができる。これは、コンデンサ 5 0 1 の存在により、データ線 6 a 周りの容量を適切に確保できることにより、該データ線 6 a における電位の変動、ひいてはこれに起因する画素電極 9 a における電位変動が抑制さ

れることになるからである。

【 0 1 1 1 】

ちなみに、このような作用効果は、データ線 6 a に対する画像信号の供給を、相隣接する複数のデータ線 6 a に対して同時に実施するような場合において、より効果的に享受することが可能となる。というのも、前述のような表示ムラは、このような場合においてより顕著に現れる、ないしは視認されやすくなるからである。以下、このような事情を、図 7 を参照しながら説明することとする。ここに図 7 は、データ線に画像信号が供給される様子を図式的に示した斜視図である。なお、図 7 においては、本来示されるべきコンタクトホール等は図示されておらず、本実施形態に係る主要な作用効果を説明するための必要最小限の構成たるデータ線 6 a 及び画素電極 9 a のみが示されている。

【 0 1 1 2 】

この図 7 において、本実施形態に係る電気光学装置では、データ線 6 a に供給される画像信号が、1 本のシリアル信号を、シリアルーパラレル変換することにより得られる 6 本のパラレル信号からなっている。つまり、画像信号の供給は、6 本のデータ線 6 a からなるグループ毎同時に行われることになる。このような画像信号の供給方法の場合、該画像信号の供給を現に受けている供給グループ 6 0 1 G に相隣接する非供給グループ 6 0 2 G に属するデータ線 6 a については、当然ながら画像信号が供給されないことになる。なお、図 7 においては、黒く塗りつぶされたデータ線 6 a が、画像信号の供給を現に受けているデータ線であることを示しており、そうでないデータ線 6 a が、画像信号の供給を受けていないデータ線であることを示している（この図の次の段階においては、例えば供給グループ 6 0 1 G の右隣（又は左隣）の非供給グループ 6 0 2 G における 6 本のデータ線 6 a に画像信号が供給されるなどということになる。）。

【 0 1 1 3 】

ここで、供給グループ 6 0 1 G に着目すると、図中最左端に位置するデータ線 6 a₁ と図中最右端に位置するデータ線 6 a₂ とに対応する画素電極 9 a（図中符号 9 1 参照）には、一般に電位の変動が生じやすい状況にある。すなわち、該データ線 6 a₁ 及び 6 a₂ 周りの容量（例えば、該データ線の配線容量、或いは

該データ線と他の配線及び対向電極との重なり合いにより生じる容量) が相当程度小さいと、サンプリング回路 3 0 1 を構成する T F T 2 0 2 のゲート・ドレイン間の寄生容量の影響により、該データ線 6 a₁ 及び 6 a₂ に書き込まれる画像信号電位のプッシュダウン量がより大きくなってしまふことにより、これらデータ線 6 a₁ 及び 6 a₂ における電位変動が大きくなってしまふ。すると、これらデータ線 6 a₁ 及び 6 a₂ に対応するよう配列されている画素電極 9 a の電位変動がもたらされ、その結果、該データ線 6 a₁ 及び 6 a₂ に沿うような表示ムラが画像上に現れることとなってしまふのである。

【 0 1 1 4 】

より具体的には、次のようである。すなわち、データ線 6 a に書き込まれる画像信号電位のプッシュダウン量を ΔV とすると、

$$\Delta V = \Delta V_d \times (C_{GD} / (C_{GD} + C_{ST}))$$

なる関係がある。ここに ΔV_d は、データ線 6 a₁ 及び 6 a₂ における電位変化量、 C_{GD} はサンプリング回路 3 0 1 を構成する T F T 2 0 2 のゲート・ドレイン間の寄生容量、 C_{ST} はデータ線と他の配線及び対向電極 2 1 との重なり合いで生じる寄生容量を、それぞれ表している。この式からわかるように、データ線 6 a₁ 及び 6 a₂ の幅を狭くする、即ち容量 C_{ST} を小さくすると、寄生容量 C_{GD} の影響が大きくなるため、プッシュダウン量 ΔV は大きくなってしまふのである。

【 0 1 1 5 】

また、データ線 6 a₁ 及び 6 a₂ には、これらに相隣接するように画像信号の供給されていないデータ線 6 a (即ち、図 7 中データ線 6 a₁ の左隣に位置するデータ線 6 a 及びデータ線 6 a₂ の右隣に位置するデータ線 6 a) が存在していることから、該データ線 6 a と画素電極 9 a との間には無視し得ない寄生容量が生じることになる。これによっても、図 7 中符号 9 1 内に示される画素電極 9 a において、電位変動が生じやすい状況が生まれているといふことができる。

【 0 1 1 6 】

以上のようなことから結局、当該画素電極 9 a には、画像信号に正確に対応した電界が印加されないことになる。よって、図 7 のような場合には、データ線 6

a_1 及び $6a_2$ にほぼ沿った形で、画像上に表示ムラが現れるという不具合が生じることとなる。しかも、この例のように、6本ごとのデータ線 $6a$ に応じて表示ムラが表れる場合には、画像上における視認がなされやすくなり、事態はより深刻だといえる。

【0117】

しかるに、本実施形態においては、図1、図4乃至図6に示したように、データ線 $6a$ には、コンデンサ 501 が設けられている。したがって、図7では、供給グループ $601G$ に属するデータ線 $6a$ 、とりわけその両端に位置するデータ線 $6a_1$ 及び $6a_2$ における電位の変動は抑制されることになり、これに起因する画素電極 $9a$ の電位変動は殆ど生じないこととなる。

【0118】

以上のように、本実施形態の電気光学装置によれば、従来に見られていたような、データ線 $6a$ に沿った表示ムラの発生を極力抑制することが可能となるのである。

【0119】

また第二に、本実施形態に係るコンデンサ 501 は、図5と図3との対比から明らかなように、蓄積容量 70 を構成する部材と、製造工程段階において同一機会に形成されるようになっていいる。具体的には、上でも述べたように、第1導電層 511 は中継層 71 と、第2導電層 512 は容量線 300 と、それぞれ同一膜として形成されている。そして、誘電体膜 75 は、コンデンサ 501 と蓄積容量 70 とで共用とされている。本実施形態では更に、走査線 $3a$ と迂回層 520 が同一膜として形成され、データ線 $6a$ 、コンデンサ電極用配線 503 及び検査回路用配線 $60a$ が同一膜として形成されている。

【0120】

このように、本実施形態においては、コンデンサ及びこれに関連する構成は、画像表示領域内に形成される構成（走査線 $3a$ 及びデータ線 $6a$ 、蓄積容量 70 等）と同時に形成されるようになっていいるため、その分、製造工程の簡略化、或いは製造コストの低廉化等を図ることができる。

【0121】

さらに第三に、本実施形態においては、データ線 6 a を中心として、その一端にサンプリング回路 3 0 1 及びデータ線駆動回路 1 0 1 等が、他端にコンデンサ 5 0 1 及び検査回路 7 0 1 が接続される形態となっていることから、これら各種構成要素の配置関係が好適となる。特に、この場合、コンデンサ 5 0 1 を構成する第 1 導電層 5 1 1 に電位が供給されるのは、データ線 6 a に連なる画素電極 9 a への電位供給の後であるから、該コンデンサ 5 0 1 が途中に介在している場合に生じ得る悪影響を被るおそれがない。加えて、本実施形態においては、データ線 6 a 及び検査回路 7 0 1 の接続は、迂回層 5 2 0 を介して行われているため、これらとコンデンサ 5 0 1 等の配置関係の決定を、無理なく、且つ、大面積を要することなく実現することができる（図 5 参照）。

【 0 1 2 2 】

なお、上述において、コンデンサ 5 0 1 は、図 4 等にしたように、データ線 6 a と略同一の幅を有する第 1 導電層 5 1 1 及び第 2 導電層 5 1 2 を一対の電極として備えるように構成されていたが、本発明は、このような形態に限定されるものではない。例えば、図 4 と同趣旨となる図 8 に示すように、データ線 6 a の幅よりも大きい幅を有する第 1 導電層 5 1 1 A 及び第 2 導電層 5 1 2 A を一対の電極として備えたコンデンサ 5 0 1 A を構成してもよい。このような形態によれば、上述の実施形態に比べて、その電極面積がより広くなっており、その容量値が相対的に増大することになる。あるいは、Y 方向の距離が小さくても効率よく容量を確保できるため、電気光学装置を小型化することができる。したがって、このような形態によれば、データ線 6 a 周りの容量をより適切に確保することが可能となり、上述にも増して、データ線 6 a 及び画素電極 9 a における電位変動の危険性、これに起因するデータ線 6 a に沿った画像上における表示ムラ発生の危険性を低減することができる。

【 0 1 2 3 】

また、上述において、コンデンサ 5 0 1 は、第 1 導電層 5 1 1 及び第 2 導電層 5 1 2 を一対の電極として備えるように構成されていたが、本発明は、このような形態に限定されるものではない。

【 0 1 2 4 】

例えば、図 6 と同趣旨となる図 9 に示すように、データ線 6 a それ自体が延設されて導電層 5 1 1 E が形成されることで、コンデンサ 5 0 1 E が形成されるような態様であってもよい。この場合、該導電層 5 1 1 E 及び検査回路用配線 6 0 a E は、データ線 6 a と同一材料からなり、外観上、該データ線 6 a と明瞭な区別なきものとして形成されることになる。換言すれば、該導電層 5 1 1 E は、データ線 6 a そのものの一部が、本発明に係る「コンデンサ」の一方の電極を構成すると見ることができる。また、この場合においては、迂回層 5 2 0 を設ける必要は必ずしもない（図 9 における破線参照）。

【 0 1 2 5 】

また、図 9 に示す形態を更に進めて、図 1 0 に示すように、コンデンサ電極用配線 5 0 3 E それ自体が、前述にいう第 2 導電層 5 1 2 としての役割を担うような形態としてもよい。この場合においては、導電層 5 1 2 E は、コンデンサ電極用配線 5 0 3 E と同一材料からなり、外観上、該コンデンサ電極用配線 5 0 3 E と明瞭な区別なきものとして形成されることになる。換言すれば、該導電層 5 1 2 E は、コンデンサ電極用配線 5 0 3 E そのものの一部が、本発明に係る「コンデンサ」の他方の電極を構成すると見ることができる。

【 0 1 2 6 】

（電気光学装置の製造方法）

以下では、本実施形態に係る電気光学装置の製造方法について、図 1 1 乃至図 1 3 を参照しながら説明する。ここに図 1 1 乃至図 1 3 は、製造プロセスの各工程における電気光学装置の積層構造を、図 5 の断面図（図中左方）及び図 3 の断面図のうち半導体層 1 a 付近に係る部分（図中右方）に関して、順を追って示す工程図である。

【 0 1 2 7 】

まず、図 1 1 の工程（1）に示すように、石英基板、ハードガラス、シリコン基板等の T F T アレイ基板 1 0 を用意する。ここで、好ましくは N_2 （窒素）等の不活性ガス雰囲気中で約 9 0 0 ～ 1 3 0 0 ℃ の高温でアニール処理し、後に実施される高温プロセスで T F T アレイ基板 1 0 に生じる歪が少なくなるように前処理しておく。続いて、このように処理された T F T アレイ基板 1 0 の画像表示領

域内に関し、Ti、Cr、W、Ta、Mo等の金属や金属シリサイド等の金属合金膜を、スパッタリングにより、100～500nm程度の膜厚、好ましくは200nmの膜厚の遮光膜を形成する。そして、フォトリソグラフィ及びエッチングにより、平面形状が格子状の下側遮光膜11aを形成する。続いて、下側遮光膜11a上に、例えば、常圧又は減圧CVD法等によりTEOS（テトラ・エチル・オルソ・シリケート）ガス、TEB（テトラ・エチル・ボートレート）ガス、TMOP（テトラ・メチル・オキシ・フォスレート）ガス等を用いて、NSG（ノンシリケートガラス）、PSG（リンシリケートガラス）、BSG（ボロンシリケートガラス）、BPSG（ボロンリンシリケートガラス）等のシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる下地絶縁膜12を形成する。この下地絶縁膜12の膜厚は、例えば約500～2000nm程度とする。また、該下地遮光膜12は、画像表示領域内外双方に形成される。

【0128】

続いて、画像表示領域内における下地絶縁膜12上に、約450～550℃、好ましくは約500℃の比較的低温環境中で、流量約400～600cc/minのモノシランガス、ジシランガス等を用いた減圧CVD（例えば、圧力約20～40PaのCVD）により、アモルファスシリコン膜を形成する。その後、窒素雰囲気中で、約600～700℃にて約1～10時間、好ましくは4～6時間のアニール処理を施すことにより、p-Si（ポリシリコン）膜を約50～200nmの厚さ、好ましくは約100nmの厚さとなるまで固相成長させる。固相成長させる方法としては、RTAを使ったアニール処理でもよいし、エキシマレーザ等を用いたレーザアニールでもよい。この際、画素スイッチング用のTFT30を、nチャネル型とするかpチャネル型とするかに応じて、V族元素やIII族元素のドーパントを僅かにイオン注入等によりドーピングしてもよい。そして、フォトリソグラフィ及びエッチングにより、所定パターンを有する半導体層1aを形成する。続いて、TFT30を構成する半導体層1aを約900～1300℃の温度、好ましくは約1000℃の温度により熱酸化して下層ゲート絶縁膜を形成し、場合により、これに続けて減圧CVD法等により上層ゲート絶縁膜を形成することにより、一層又は多層の高温酸化シリコン膜（HTO膜）や窒化シリ

コン膜からなる（ゲート絶縁膜を含む）絶縁膜 2 を形成する。この結果、半導体層 1 a は、約 3 0 ～ 1 5 0 n m の厚さ、好ましくは約 3 5 ～ 5 0 n m の厚さとなり、絶縁膜 2 の厚さは、約 2 0 ～ 1 5 0 n m の厚さ、好ましくは約 3 0 ～ 1 0 0 n m の厚さとなる。

【 0 1 2 9 】

続いて、画素スイッチング用の T F T 3 0 のスレッショールド電圧 V_{th} を制御するために、半導体層 1 a のうち n チャネル領域あるいは p チャネル領域に、ボロン等のドーパントを予め設定された所定量だけイオン注入等によりドーブする。

【 0 1 3 0 】

次に、図 1 1 の工程（2）に示すように、減圧 C V D 法等によりポリシリコン膜を堆積し、更にリン（P）を熱拡散して、このポリシリコン膜を導電化する。この熱拡散に代えて、P イオンをポリシリコン膜の成膜と同時に導入したドーブドシリコン膜を用いてもよい。このポリシリコン膜の膜厚は、約 1 0 0 ～ 5 0 0 n m の厚さ、好ましくは約 3 5 0 n m 程度である。そして、フォトリソグラフィ及びエッチングにより、T F T 3 0 のゲート電極部を含めて所定のパターンの走査線 3 a を形成する。この際、本実施形態においては特に、この走査線 3 a の形成と同時に、画像表示領域外においては、迂回層 5 2 0 が形成されることになる。すなわち、前述のフォトリソグラフィ及びエッチングにより所定パターンの走査線 3 a が形成されるのと同時に、やはり所定パターン（図 4 参照）を有する迂回層 5 2 0 が同一膜として形成されることになる。

【 0 1 3 1 】

次に、前記半導体層 1 a について、低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c、並びに、高濃度ソース領域 1 d 及び高濃度ドレイン領域 1 e を形成する。ここでは、T F T 3 0 を L D D 構造をもつ n チャネル型の T F T とする場合を説明すると、具体的にまず、低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c を形成するために、走査線 3 a（ゲート電極）をマスクとして、P 等の V 族元素のドーパントを低濃度で（例えば、P イオンを $1 \sim 3 \times 10^{13} \text{ cm}^{-2}$ のドーブ量にて）ドーブする。これにより走査線 3 a 下の半導体層 1 a はチャネル領域

1 a' となる。このとき走査線 3 a がマスクの役割を果たすことによって、低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c は自己整合的に形成されることになる。次に、高濃度ソース領域 1 d 及び高濃度ドレイン領域 1 e を形成するために、走査線 3 a よりも幅の広い平面パターンを有するレジスト層を走査線 3 a 上に形成する。その後、P 等の V 続元素のドーパントを高濃度で（例えば、P イオンを $1 \sim 3 \times 10^{15} / \text{cm}^2$ のドーズ量にて）ドーピングする。

【 0 1 3 2 】

なお、このように低濃度と高濃度の 2 段階に分けて、ドーピングを行わなくてもよい。例えば、低濃度のドーピングを行わずに、オフセット構造の TFT としてもよく、走査線 3 a（ゲート電極）をマスクとして、P イオン・B イオン等を用いたイオン注入技術によりセルフアライン型の TFT としてもよい。この不純物のドーピングにより、走査線 3 a は更に低抵抗化される。

【 0 1 3 3 】

次に、図 11 の工程（3）に示すように、走査線 3 a 上に、例えば、TEOS ガス、TEB ガス、TMOP ガス等を用いた常圧又は減圧 CVD 法等により、NSG、PSG、BSG、BPSG 等のシリケートガラス膜、窒化シリコン膜や酸化シリコン膜からなる第 1 層間絶縁膜 41 を形成する。この第 1 層間絶縁膜 41 の膜厚は、例えば約 500 ～ 2000 nm 程度とする。ここで好ましくは、800℃ 程度の高温でアニール処理し、第 1 層間絶縁膜 41 の膜質を向上させておく。

【 0 1 3 4 】

続いて、第 1 層間絶縁膜 41 に対する反応性イオンエッチング、反応性イオンビームエッチング等のドライエッチングにより、コンタクトホール 83 を開孔する。この際、本実施形態においては、画像表示領域外において、前述の迂回層 520 に通ずるようにコンタクトホール 582 も同時に開孔する。

【 0 1 3 5 】

次に、図 11 の工程（4）に示すように、第 1 層間絶縁膜 41 上に、ポリシリコン膜や、あるいは Ti、Cr、W、Ta、Mo 等の金属や金属シリサイド等の金属合金膜を、スパッタリングにより、100 ～ 500 nm 程度の膜厚に形成す

る。そして、フォトリソグラフィ及びエッチングにより、所定パターンをもつ中継層 7 1 を形成する。この際、本実施形態においては特に、この中継層 7 1 の形成と同時に、画像表示領域外においては、第 1 導電層 5 1 1 が形成されることになる。すなわち、前述のフォトリソグラフィ及びエッチングにより所定パターンの中継層 7 1 が形成されるのと同時に、やはり所定パターン（図 4 参照）を有する第 1 導電層 5 1 1 が同一膜として形成されることになる。

【 0 1 3 6 】

次に、図 1 2 の工程（5）に示すように、減圧 C V D 法やプラズマ C V D 法等により、H T O 膜、窒化シリコン膜、T a O x 膜等からなる誘電体膜 7 5 を、中継層 7 1 上に形成する。この誘電体膜 7 5 は、絶縁膜 2 の場合と同様に、単層膜又は多層膜のいずれから構成してもよく、一般に T F T ゲート絶縁膜を形成するのに用いられる各種の公知技術により形成可能である。そして、誘電体膜 7 5 を薄くする程、蓄積容量 7 0 は大きくなるので、結局、膜破れなどの欠陥が生じないことを条件に、膜厚 5 0 n m 以下のごく薄い絶縁膜となるように形成すると有利である。本実施形態では、該誘電体膜 7 5 は、画像表示領域外においても形成される。これにより、該誘電体膜 7 5 は、中継層 7 1 の上のみならず、該中継層 7 1 と同一膜として形成された前記第 1 導電層 5 1 1 の上にも形成されることになる。

【 0 1 3 7 】

次に、図 1 2 の工程（6）に示すように、誘電体膜 7 5 上に、A l 、T i 、C r 、W 、T a 等の金属合金膜の金属膜を、スパッタリングにより、約 1 0 0 ～ 5 0 0 n m 程度の膜厚に形成する。そして、フォトリソグラフィ及びエッチングにより、所定パターンをもつ容量線 3 0 0 を形成する。これにより、該容量線 3 0 0 と前述の中継層 7 1 及び誘電体膜 7 5 とによって、蓄積容量 7 0 が完成する。

【 0 1 3 8 】

そして、本実施形態では特に、この容量線 3 0 0 の形成と同時に、画像表示領域外においては、第 2 導電層 5 1 2 が形成されることになる。すなわち、前述のフォトリソグラフィ及びエッチングにより所定パターンの容量線 3 0 0 が形成されるのと同時に、やはり所定パターン（図 4 参照）を有する第 2 導電層 5 1 2 が

同一膜として形成されることになる。これにより、本実施形態では、前述の蓄積容量 7 0 の完成と同時に、第 1 導電層 5 1 1、第 2 導電層 5 1 2 及び誘電体膜 7 5 によって、コンデンサ 5 0 1 もまた同時に完成することとなる。

【 0 1 3 9 】

次に、図 1 2 の工程 (7) に示すように、例えば、TEOS ガス等を用いた常圧又は減圧 CVD 法により、NSG、PSG、BSG、BPSG 等のシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第 2 層間絶縁膜 4 2 を形成する。この第 2 層間絶縁膜 4 2 の膜厚は、例えば約 5 0 0 ～ 1 5 0 0 n m 程度とする。続いて、第 2 層間絶縁膜 4 2 に対する反応性イオンエッチング、反応性イオンビームエッチング等のドライエッチングにより、コンタクトホール 8 1 を開孔する。この際、本実施形態においては、画像表示領域外において、前述の迂回層 5 2 0 に通ずるようにコンタクトホール 5 8 1 及び 5 8 3 も同時に開孔する。また、画像表示領域外の第 2 層間絶縁膜 4 2 については更に、前記の第 2 導電層 5 1 2 に通ずるように、コンタクトホール 5 8 4 もまた開孔しておく。

【 0 1 4 0 】

次に、図 1 3 の工程 (8) に示すように、第 2 層間絶縁膜 4 2 上の全面に、スパッタリング等により、遮光性の A 1 等の低抵抗金属や金属シリサイド等を金属膜として、約 1 0 0 ～ 5 0 0 n m 程度の厚さ、好ましくは約 3 0 0 n m に堆積する。そして、フォトリソグラフィ及びエッチングにより、所定パターンをもつデータ線 6 a を形成する。この際、本実施形態においては特に、このデータ線 6 a の形成と同時に、画像表示領域外においては、コンデンサ電極用配線 5 0 3 及び検査回路 7 0 1 へと続く検査回路用配線 6 0 a が形成されることになる。すなわち、前述のフォトリソグラフィ及びエッチングにより所定パターンのデータ線 6 a が形成されるのと同時に、やはり所定パターン (図 4 参照) を有するコンデンサ電極用配線 5 0 3 及び検査回路用配線 6 0 a が同一膜として形成されることになる。

【 0 1 4 1 】

次に、図 1 3 の工程 (9) に示すように、データ線 6 a 上を覆うように、例えば、TEOS ガス等を用いた常圧又は減圧 CVD 法により、NSG、PSG、B

S G、B P S G等のシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第3層間絶縁膜43を形成する。この第3層間絶縁膜43の膜厚は、例えば約500～1500nm程度とする。続いて、第3層間絶縁膜43に対する反応性イオンエッチング、反応性イオンビームエッチング等のドライエッチングにより、不図示のコンタクトホール85（図1から図3参照）を開孔する。続いて、第3層間絶縁膜43上に、スパッタ処理等により、ITO膜等の透明導電性膜を、約50～200nmの厚さに堆積する。そして、フォトリソグラフィ及びエッチングにより、画素電極9aを形成する。なお、当該電気光学装置を、反射型として用いる場合には、Al等の反射率の高い不透明な材料によって画素電極9aを形成してもよい。

【0142】

そして最後に、画素電極9aの上に、ポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角をもつように、かつ所定方向でラビング処理を施すこと等により、配向膜16が形成される。

【0143】

他方、対向基板20については、ガラス基板等がまず用意され、額縁としての遮光膜が、例えば金属クロムをスパッタした後、フォトリソグラフィ及びエッチングを経て形成される。なお、これらの遮光膜は、導電性である必要はなく、Cr、Ni、Al等の金属材料のほか、カーボンやTiをフォトレジストに分散した樹脂ブラック等の材料から形成してもよい。

【0144】

その後、対向基板20の全面にスパッタ処理等により、ITO等の透明導電性膜を、約50～200nmの厚さに堆積することにより、対向電極21を形成する。さらに、対向電極21の全面にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角をもつように、かつ所定方向でラビング処理を施すこと等により、配向膜22が形成される。

【0145】

最後に、上述のように、各層が形成されたTFTアレイ基板10と対向基板20とは、配向膜16及び22が対面するようにシール材により貼り合わされ、真

空吸引等により、両基板間の空間に、例えば複数種のネマティック液晶を混合してなる液晶が吸引されて、所定層厚の液晶層 5 0 が形成される。

【 0 1 4 6 】

以上説明した製造プロセスにより、前述した第 1 実施形態の電気光学装置を製造できる。

【 0 1 4 7 】

以上説明したように、本実施形態に係る電気光学装置の製造方法では、コンデンサ 5 0 1 を構成する部材と蓄積容量 7 0 を構成する部材とは、製造工程段階において同一機会に形成されるようになっている。具体的には、上でも述べたように、第 1 導電層 5 1 1 は中継層 7 1 と、第 2 導電層 5 1 2 は容量線 3 0 0 と、それぞれ同一膜として形成されている。そして、誘電体膜 7 5 は、コンデンサ 5 0 1 と蓄積容量 7 0 とで共用とされている。本実施形態では更に、走査線 3 a と迂回層 5 2 0 が同一膜として形成され、データ線 6 a、コンデンサ電極用配線 5 0 3 及び検査回路用配線 6 0 a が同一膜として形成されている。

【 0 1 4 8 】

このように、本実施形態においては、コンデンサ 5 0 1 及びこれに関連する構成は、画像表示領域内に形成される構成（走査線 3 a 及びデータ線 6 a、蓄積容量 7 0 等）と同時に形成されるようになっているため、その分、製造工程の簡略化、或いは製造コストの低廉化等を図ることができる。

【 0 1 4 9 】

（電気光学装置の全体構成）

以下では、以上のように構成された本実施形態における電気光学装置の全体構成を図 1 4 及び図 1 5 を参照して説明する。なお、図 1 4 は、T F T アレイ基板をその上に形成された各構成要素とともに対向基板 2 0 の側からみた平面図であり、図 1 5 は図 1 4 の H - H ' 断面図である。

【 0 1 5 0 】

図 1 4 及び図 1 5 において、本実施形態に係る電気光学装置では、T F T アレイ基板 1 0 と対向基板 2 0 とが対向配置されている。T F T アレイ基板 1 0 と対向基板 2 0 との間には、液晶層 5 0 が封入されており、T F T アレイ基板 1 0 と

対向基板 2 0 とは、画像表示領域 1 0 a の周囲に位置するシール領域に設けられたシール材 5 2 により相互に接着されている。

【 0 1 5 1 】

シール材 5 2 は、両基板を貼り合わせるため、例えば紫外線硬化樹脂、熱硬化樹脂等からなり、紫外線、加熱等により硬化させられたものである。また、このシール材 5 2 中には、本実施形態における電気光学装置を、液晶装置がプロジェクタ用途のように小型で拡大表示を行う液晶装置に適用するのであれば、両基板間の距離（基板間ギャップ）を所定値とするためのガラスファイバ、あるいはガラスビーズ等のギャップ材（スペーサ）が散布されている。あるいは、当該電気光学装置を液晶ディスプレイや液晶テレビのように大型で等倍表示を行う液晶装置に適用するのであれば、このようなギャップ材は、液晶層 5 0 中に含まれてよい。

【 0 1 5 2 】

シール材 5 2 の外側の領域には、データ線 6 a に画像信号を所定のタイミングで供給することにより該データ線 6 a を駆動するデータ線駆動回路 1 0 1 及び外部回路接続端子 1 0 2 が T F T アレイ基板 1 0 の一辺に沿って設けられており、走査線 3 a に走査信号を所定のタイミングで供給することにより、走査線 3 a を駆動する走査線駆動回路 1 0 4 が、この一辺に隣接する二辺に沿って設けられている。

【 0 1 5 3 】

なお、走査線 3 a に供給される走査信号遅延が問題にならないのならば、走査線駆動回路 1 0 4 は片側だけでもよいことは言うまでもない。また、データ線駆動回路 1 0 1 を画像表示領域 1 0 a の辺に沿って両側に配列してもよい。

【 0 1 5 4 】

T F T アレイ基板 1 0 の残る一辺には、画像表示領域 1 0 a の両側に設けられた走査線駆動回路 1 0 4 間をつなぐための複数の配線 1 0 5 が設けられている。また、対向基板 2 0 のコーナ部の少なくとも一箇所においては、T F T アレイ基板 1 0 と対向基板 2 0 との間で電氣的に導通をとるための導通材 1 0 6 が設けられている。

【 0 1 5 5 】

図 1 5 において、T F T アレイ基板 1 0 上には、画素スイッチング用の T F T や走査線、データ線等の配線が形成された後の画素電極 9 a 上に、配向膜が形成されている。他方、対向基板 2 0 上には、対向電極 2 1 のほか、最上層部分に配向膜が形成されている。また、液晶層 5 0 は、例えば一種又は数種類のネマティック液晶を混合した液晶からなり、これら一対の配向膜間で、所定の配向状態をとる。

【 0 1 5 6 】

なお、T F T アレイ基板 1 0 上には、これらのデータ線駆動回路 1 0 1、走査線駆動回路 1 0 4 等に加えて、複数のデータ線 6 a に画像信号を所定のタイミングで印加するサンプリング回路、複数のデータ線 6 a に所定電圧レベルのプリチャージ信号を画像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該電気光学装置の品質、欠陥等を検査するための検査回路等を形成してもよい。

【 0 1 5 7 】

また、上述した各実施形態においては、データ線駆動回路 1 0 1 及び走査線駆動回路 1 0 4 を T F T アレイ基板 1 0 上に設ける代わりに、例えば T A B (Tape Automated Bonding) 基板上に実装された駆動用 L S I に、T F T アレイ基板 1 0 の周辺部に設けられた異方性導電フィルムを介して電氣的及び機械的に接続するようにしてもよい。また、対向基板 2 0 の投射光が入射する側及び T F T アレイ基板 1 0 の出射光が出射する側には、それぞれ、例えば T N (Twisted Nematic) モード、V A (Vertically Aligned) モード、P D L C (Polymer Dispersed Liquid Crystal) モード等の動作モードや、ノーマリーホワイトモード・ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光板等が所定の方向で配置される。

【 0 1 5 8 】

(電子機器)

次に、以上詳細に説明した電気光学装置をライトバルブとして用いた電子機器の一例たる投射型カラー表示装置の実施形態について、その全体構成、特に光学

的な構成について説明する。ここに、図 1 6 は、投射型カラー表示装置の図式的断面図である。

【 0 1 5 9 】

図 1 6 において、本実施形態における投射型カラー表示装置の一例たる液晶プロジェクタ 1 1 0 0 は、駆動回路が T F T アレイ基板上に搭載された液晶装置を含む液晶モジュールを 3 個用意し、それぞれ R G B 用のライトバルブ 1 0 0 R、1 0 0 G 及び 1 0 0 B として用いたプロジェクタとして構成されている。液晶プロジェクタ 1 1 0 0 では、メタルハライドランプ等の白色光源のランプユニット 1 1 0 2 から投射光が発せられると、3 枚のミラー 1 1 0 6 及び 2 枚のダイクロックミラー 1 1 0 8 によって、R G B の三原色に対応する光成分 R、G 及び B に分けられ、各色に対応するライトバルブ 1 0 0 R、1 0 0 G 及び 1 0 0 B にそれぞれ導かれる。この際特に、B 光は、長い光路による光損失を防ぐために、入射レンズ 1 1 2 2、リレーレンズ 1 1 2 3 及び出射レンズ 1 1 2 4 からなるリレーレンズ系 1 1 2 1 を介して導かれる。そして、ライトバルブ 1 0 0 R、1 0 0 G 及び 1 0 0 B によりそれぞれ変調された三原色に対応する光成分は、ダイクロックプリズム 1 1 1 2 により再度合成された後、投射レンズ 1 1 1 4 を介してスクリーン 1 1 2 0 にカラー画像として投射される。

【 0 1 6 0 】

本発明は、上述した実施形態に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨、あるいは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う電気光学装置及びその製造方法並びに電子機器もまた、本発明の技術的範囲に含まれるものである。

【図面の簡単な説明】

【図 1】 本発明の実施形態の電気光学装置における画像表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路を示す回路図である。

【図 2】 本発明の実施形態の電気光学装置におけるデータ線、走査線、画素電極等が形成された T F T アレイ基板の相隣接する複数の画素群の平面図である。

【図 3】 図 2 の A - A ' 断面図である。

【図 4】 本発明の実施形態の電気光学装置におけるコンデンサが形成された平面図である。

【図 5】 図 5 の B - B ' 断面図である。

【図 6】 図 4 及び図 5 に示すコンデンサとその周囲の他の要素との配置関係を概念的に示す斜視図である。

【図 7】 データ線に画像信号が供給される様子を図式的に示した斜視図である。

【図 8】 図 4 と同趣旨の図であって、コンデンサの電極たる第 1 導電層及び第 2 導電層がデータ線よりも幅広に形成されている場合における平面図である。

【図 9】 図 6 と同趣旨の図であって、データ線それ自体の一部が本実施形態に係るコンデンサの一方の電極を構成する場合について示すものである。

【図 1 0】 図 6 と同趣旨の図であって、コンデンサ電極用配線それ自体の一部が本実施形態に係るコンデンサの他方の電極を構成する場合について示すものである。

【図 1 1】 製造プロセスの各工程における電気光学装置の積層構造を、図 5 の断面図（図中左方）及び図 3 の断面図のうち半導体層 1 a 付近に係る部分（図中右方）に関して、順を追って示す工程図（その 1）である。

【図 1 2】 製造プロセスの各工程における電気光学装置の積層構造を、図 5 の断面図（図中左方）及び図 3 の断面図のうち半導体層 1 a 付近に係る部分（図中右方）に関して、順を追って示す工程図（その 2）である。

【図 1 3】 製造プロセスの各工程における電気光学装置の積層構造を、図 5 の断面図（図中左方）及び図 3 の断面図のうち半導体層 1 a 付近に係る部分（図中右方）に関して、順を追って示す工程図（その 3）である。

【図 1 4】 本発明の実施形態の電気光学装置における T F T アレイ基板を、その上に形成された各構成要素とともに対向基板の側から見た平面図である。

【図 1 5】 図 1 4 の H - H ' 断面図である。

【図 1 6】 本発明の電子機器の実施形態である投射型カラー表示装置の一例たるカラー液晶プロジェクタを示す図式的断面図である。

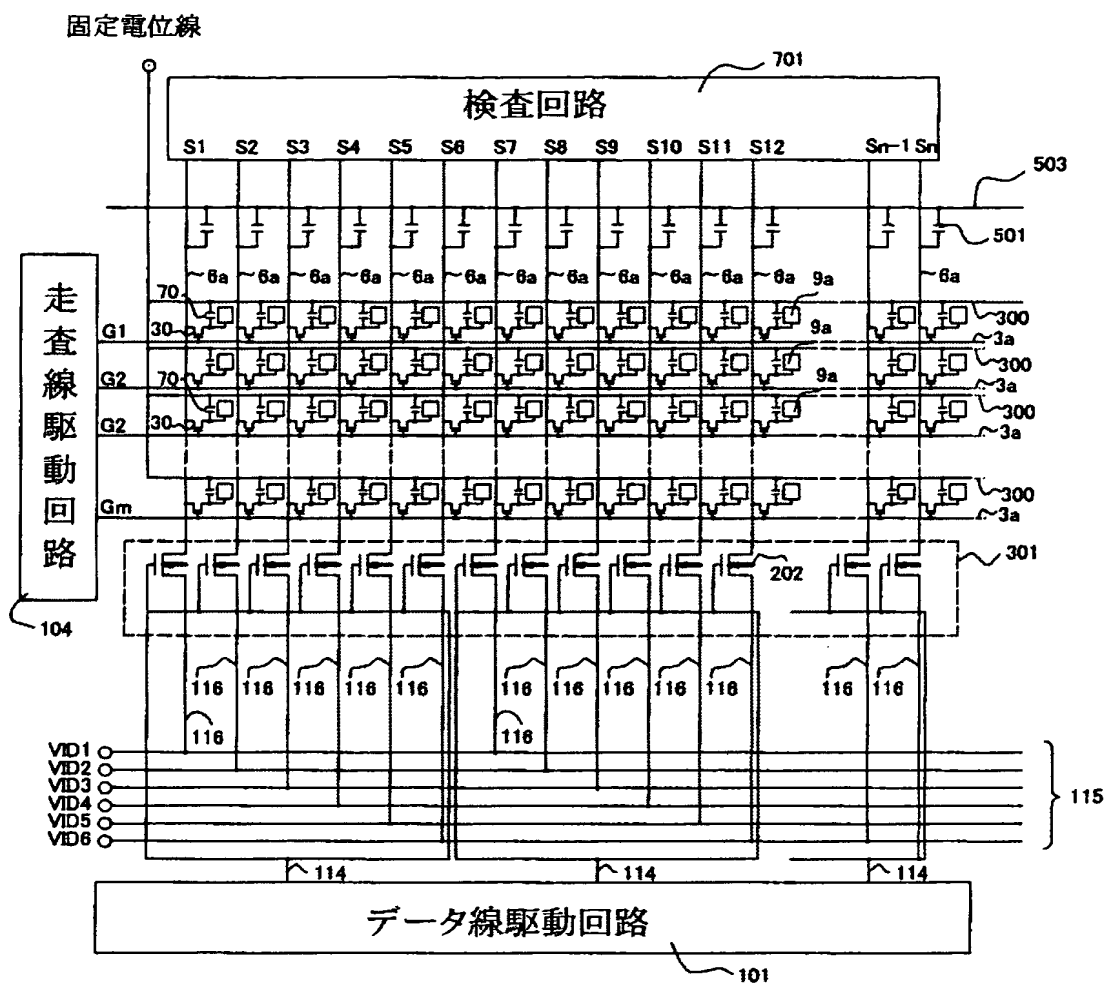
【符号の説明】

3 a …走査線 6 a …データ線 9 a …画素電極 3 0 …T F T 1
 0 …T F T アレイ基板 7 0 …蓄積容量 7 1 …中継層 3 0 0 …容量線
 7 5 …誘電体膜 5 0 1、5 0 1 A …コンデンサ 5 1 1 …第 1 導電層
 5 1 2 …第 2 導電層 5 0 3 …コンデンサ電極用配線 5 2 0 …迂回層
 6 0 a …検査回路用配線 5 8 1、5 8 2、5 8 3 …コンタクトホール

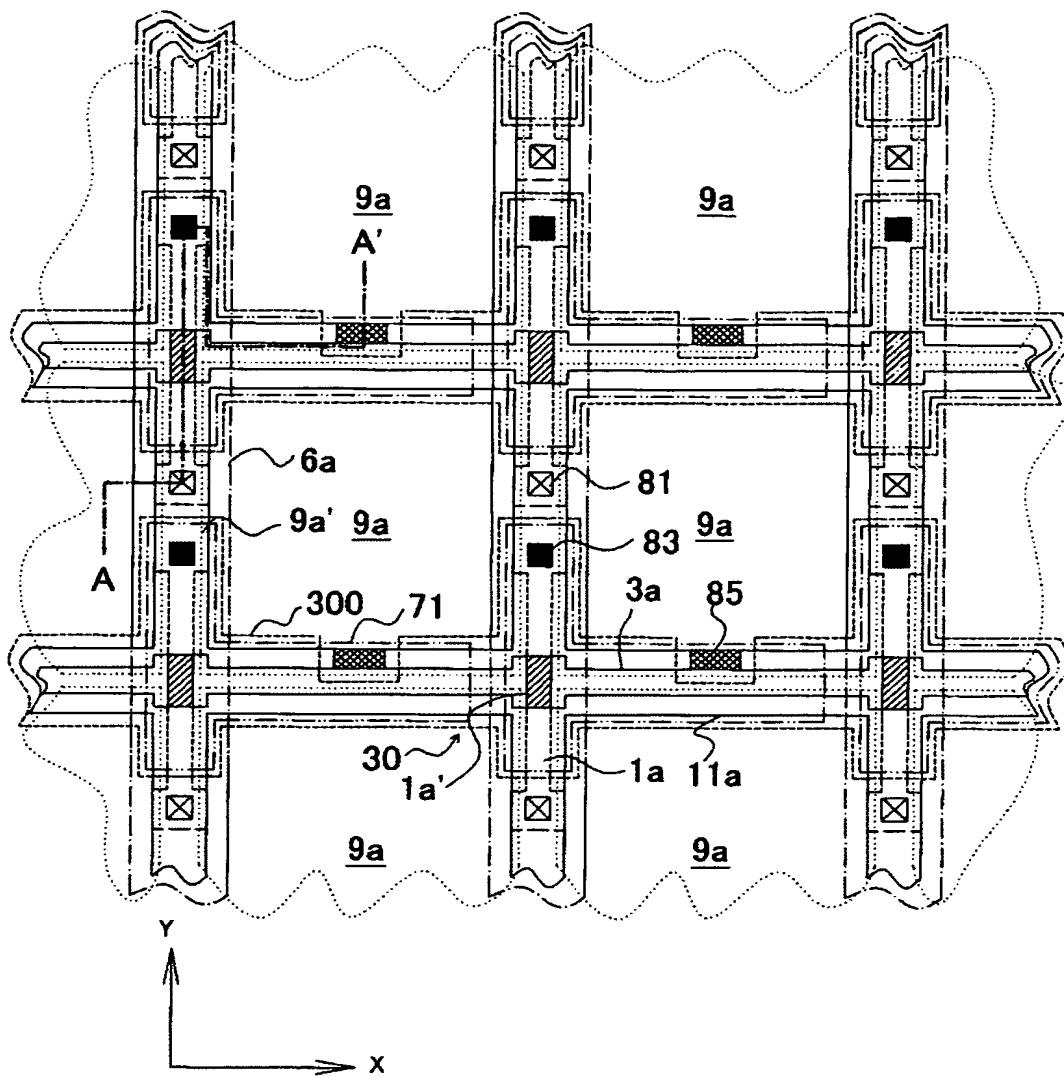
【書類名】

凶面

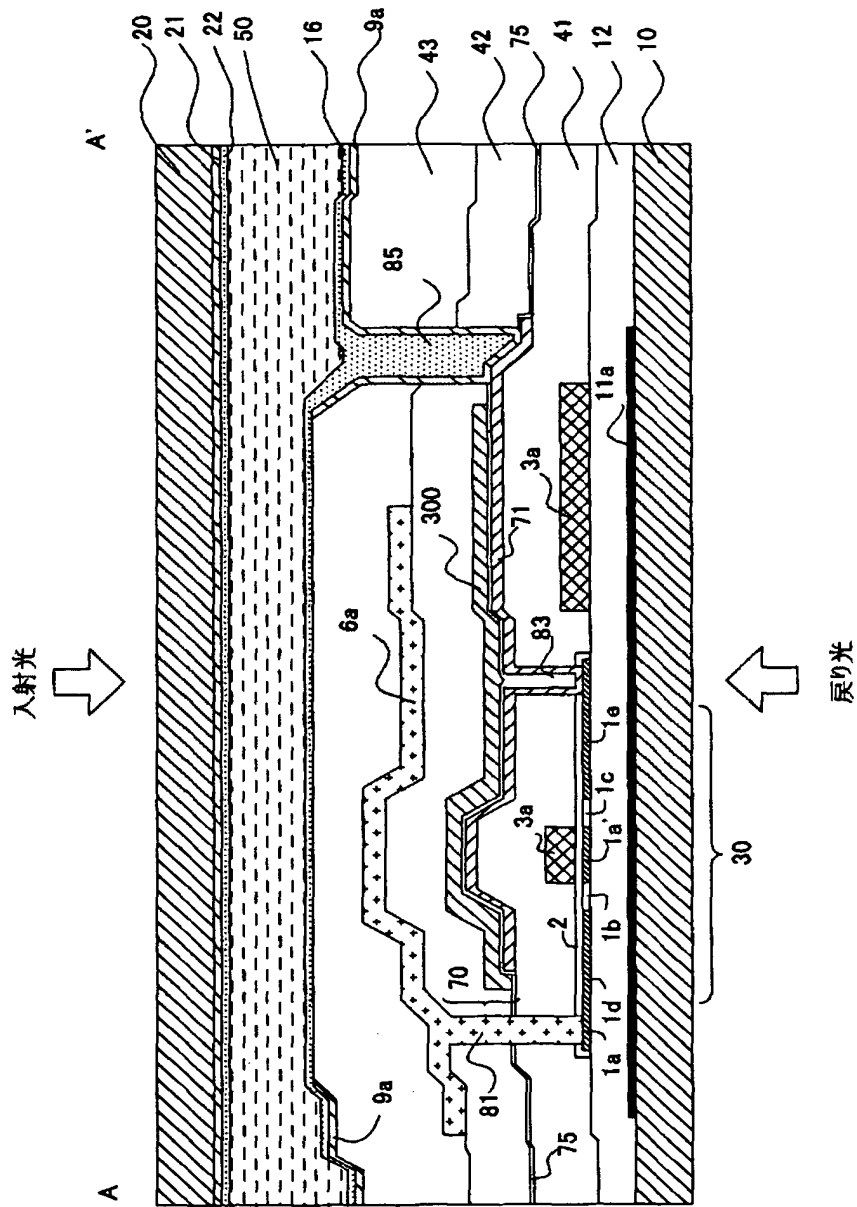
【図 1】



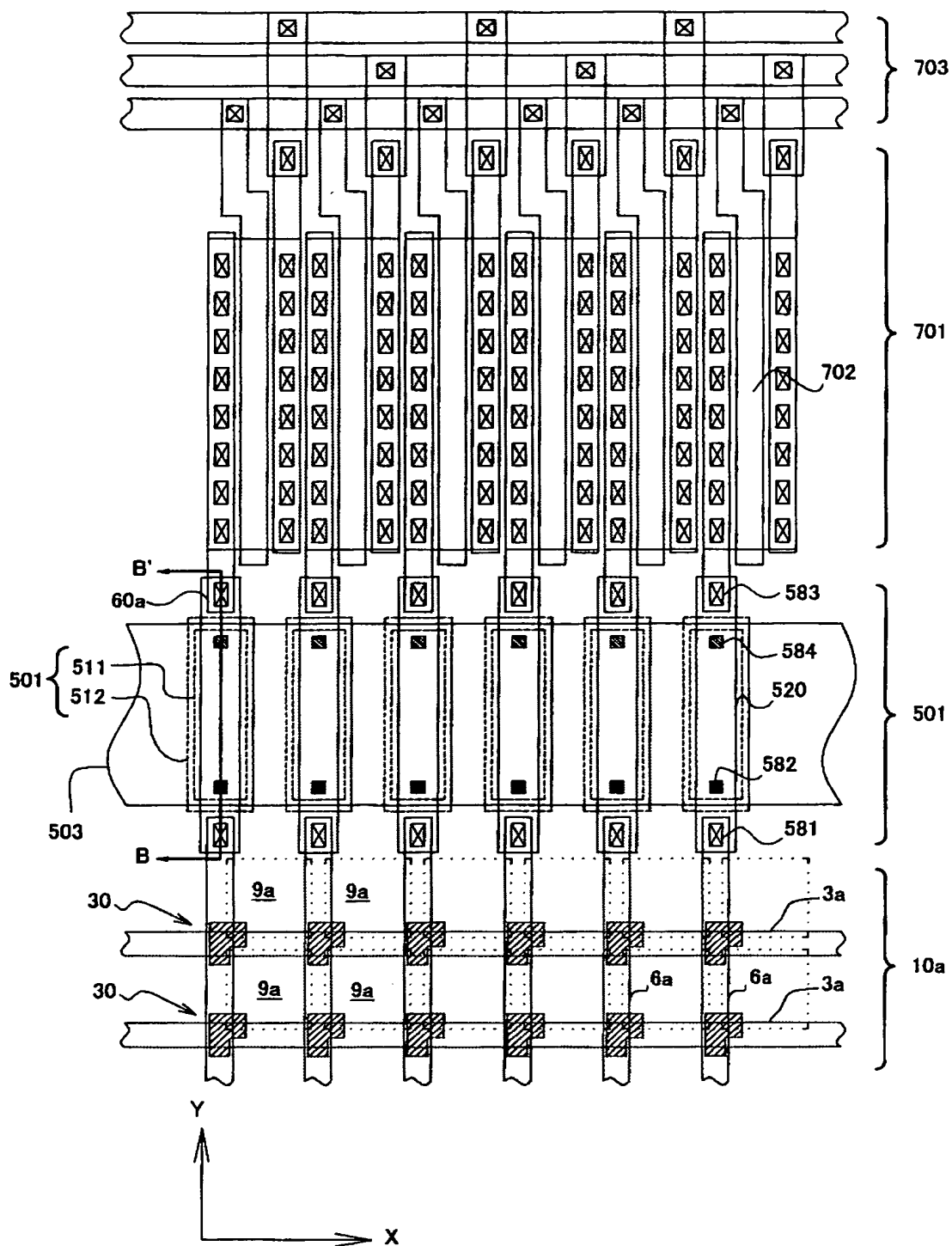
【図 2】



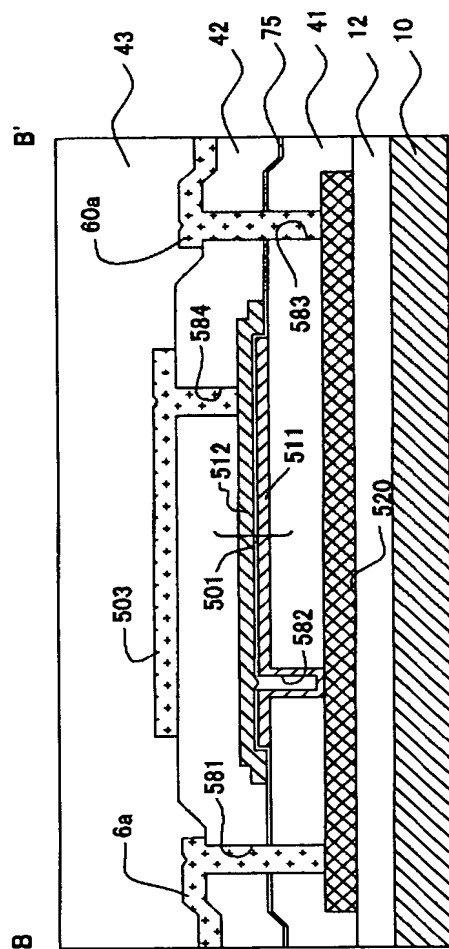
【図 3】



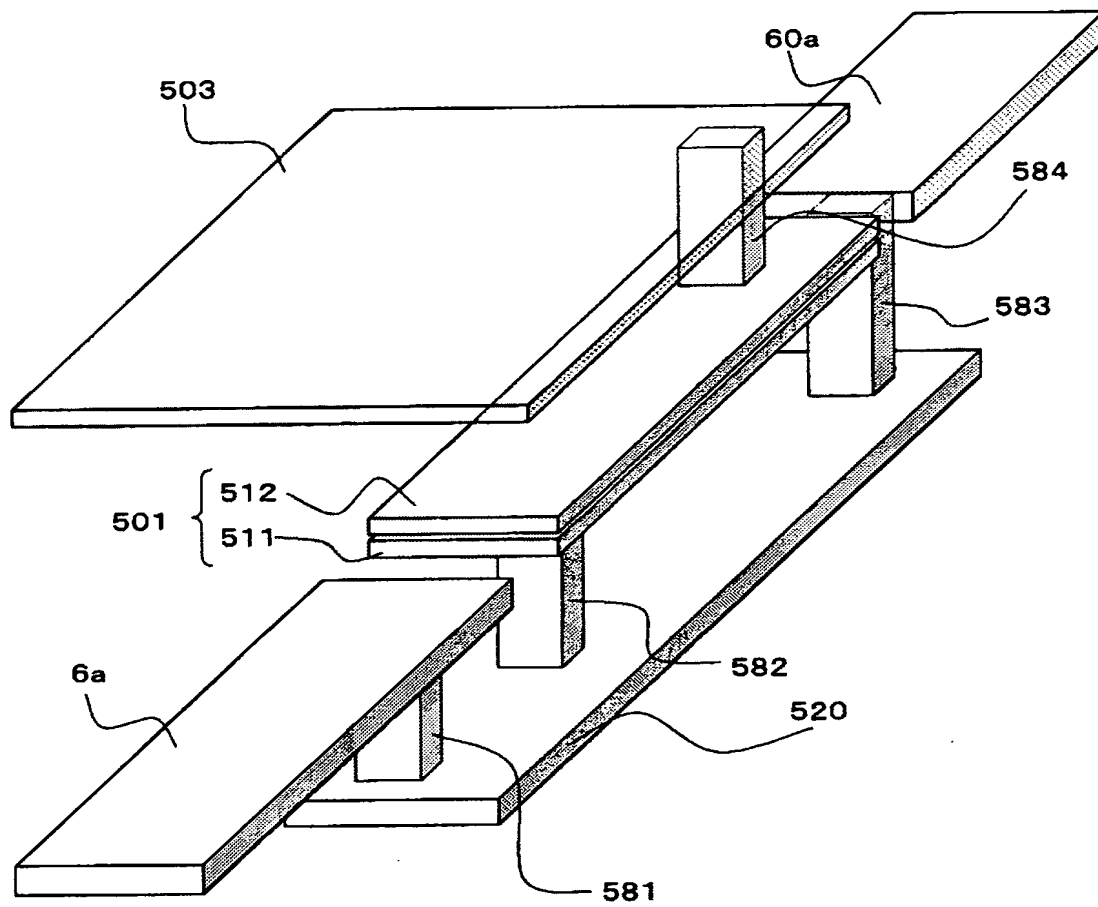
【図 4】



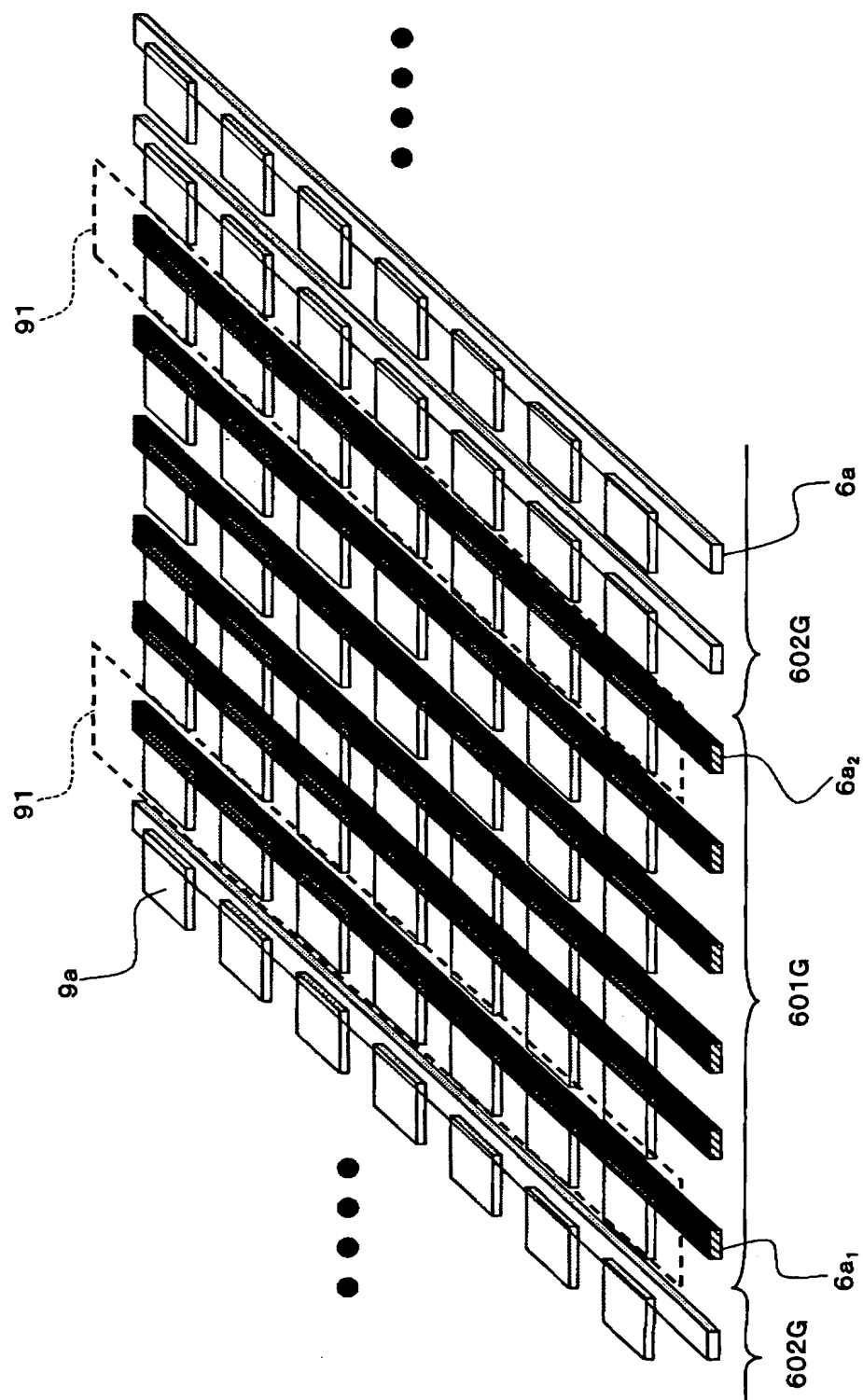
【図 5】



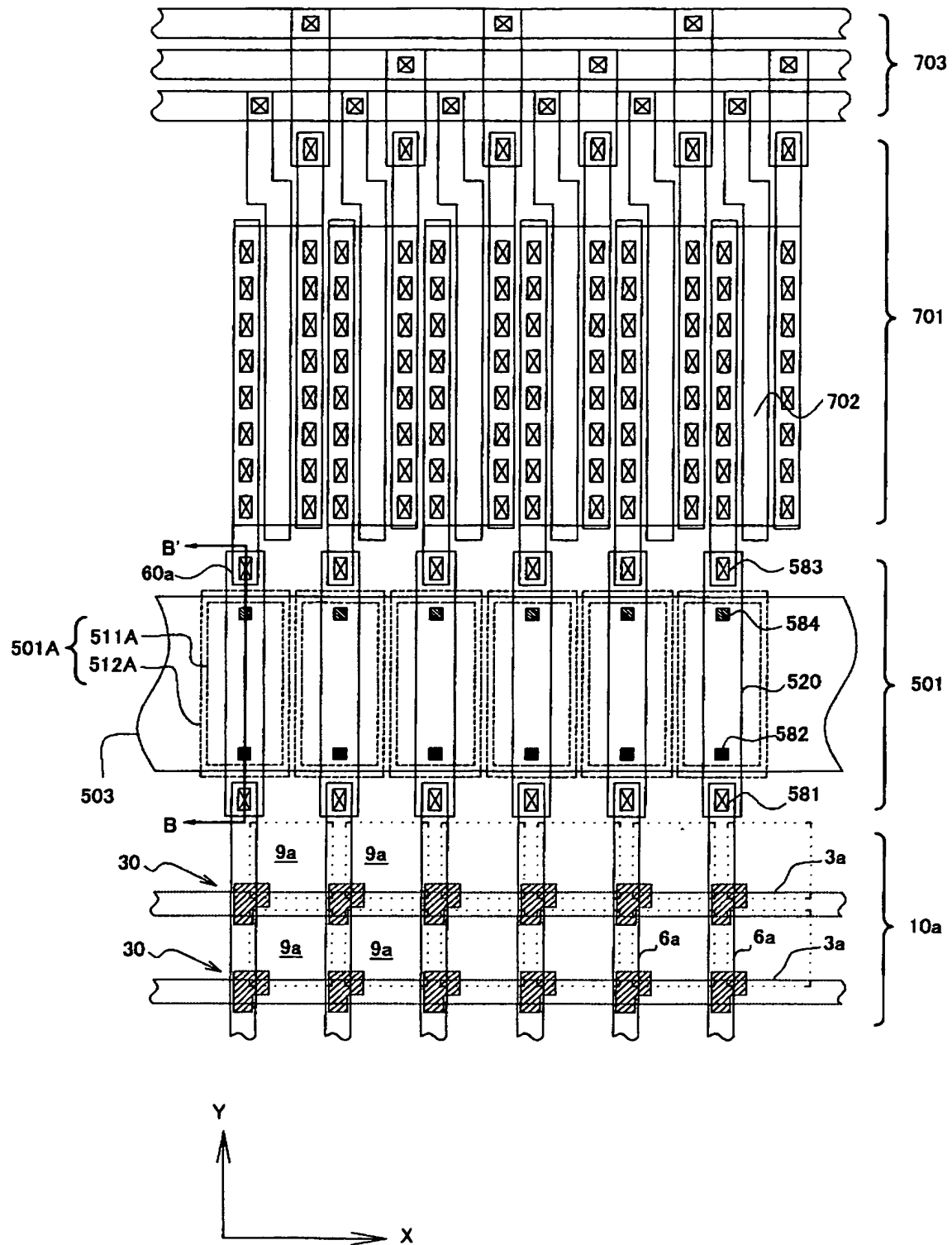
【図 6】



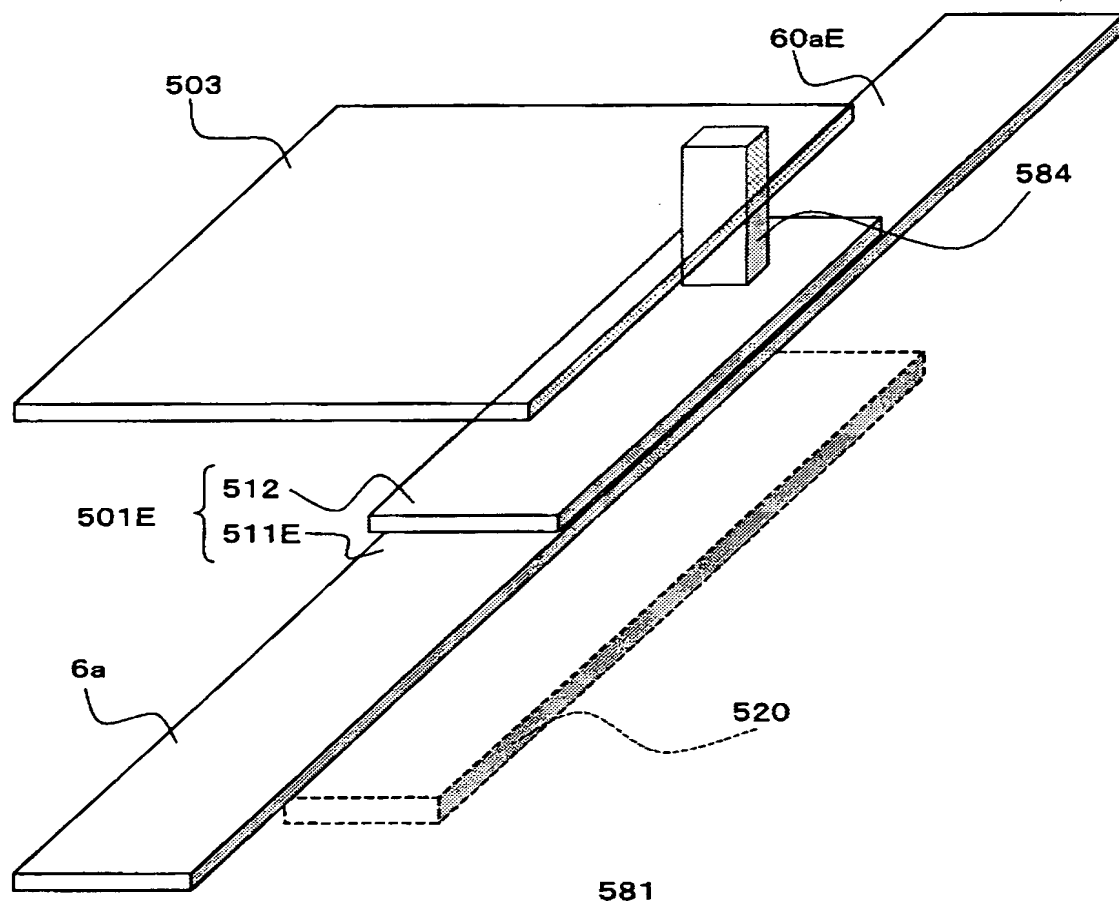
【図 7】



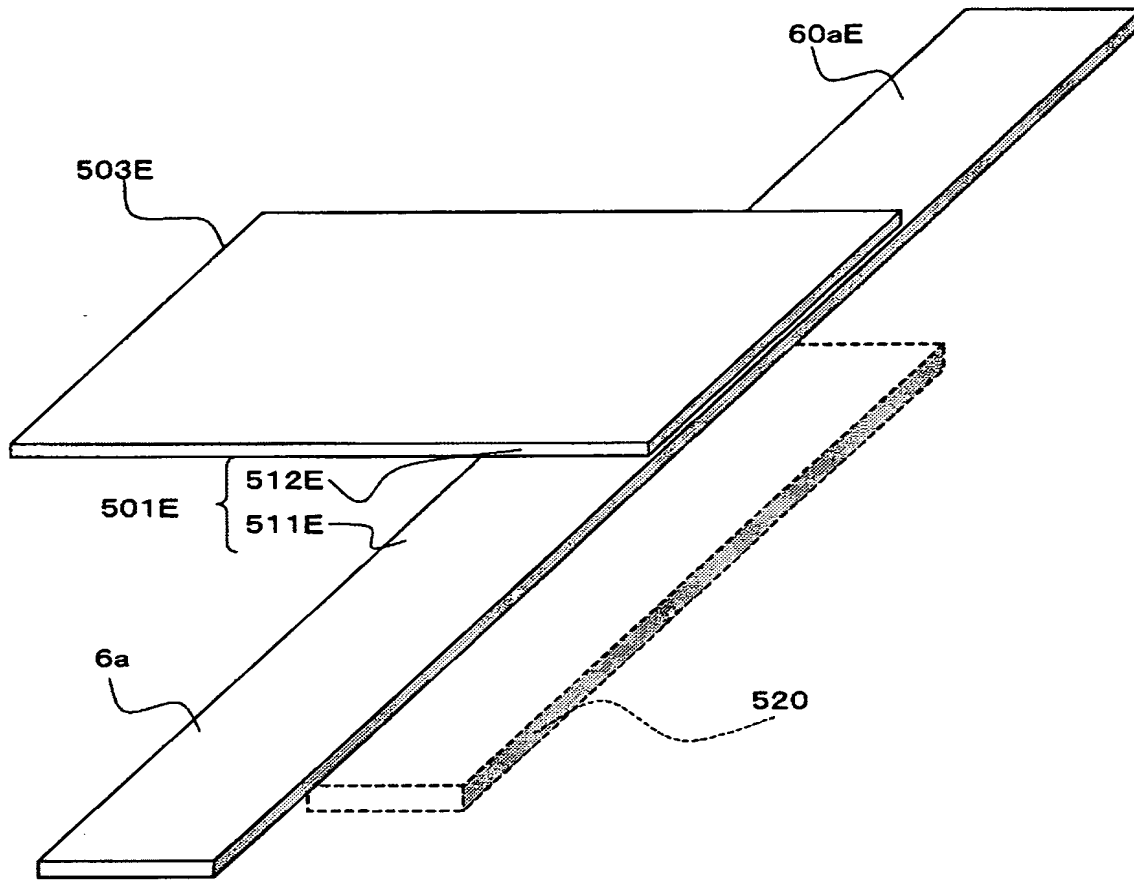
【図 8】



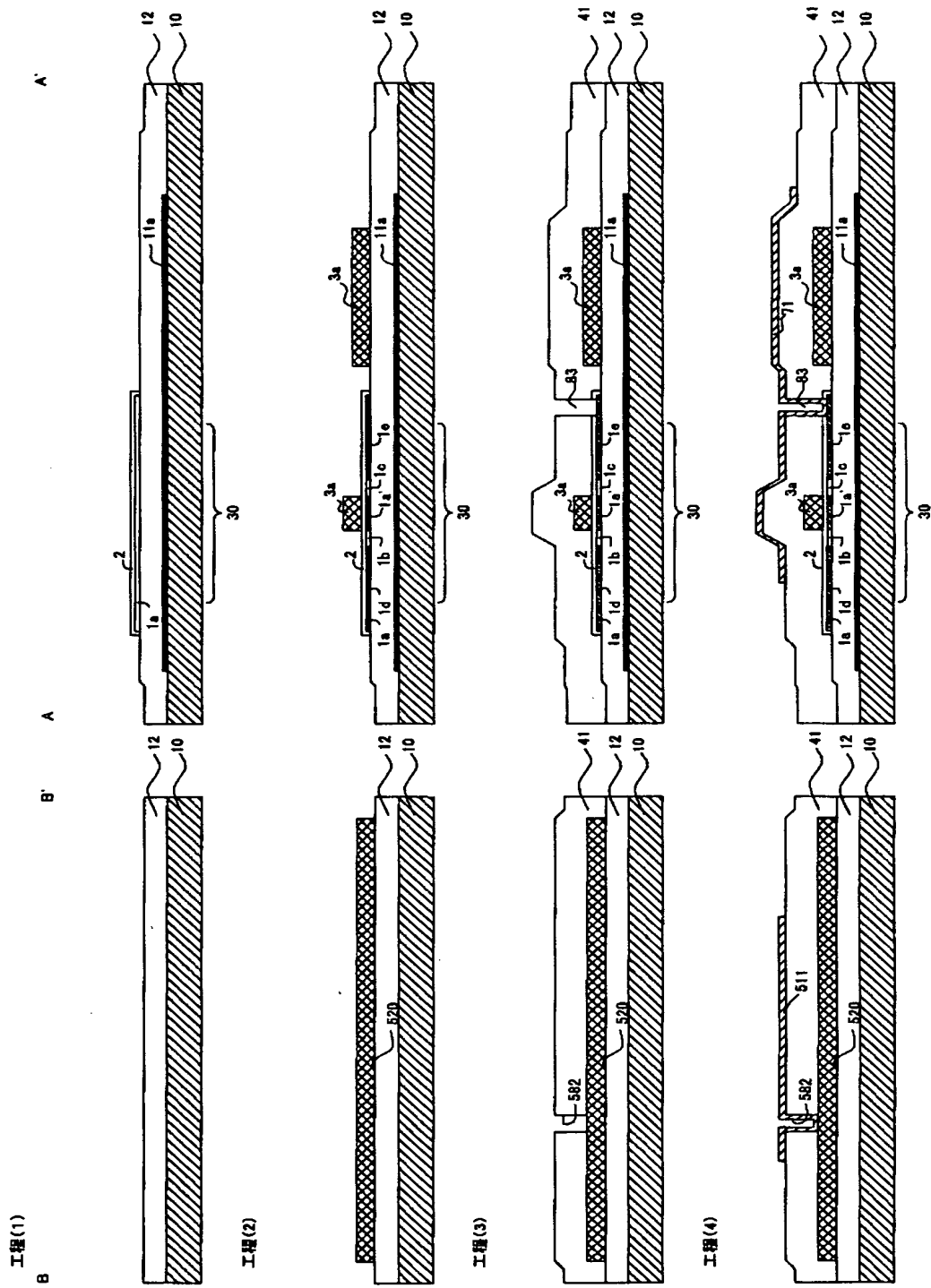
【図 9】



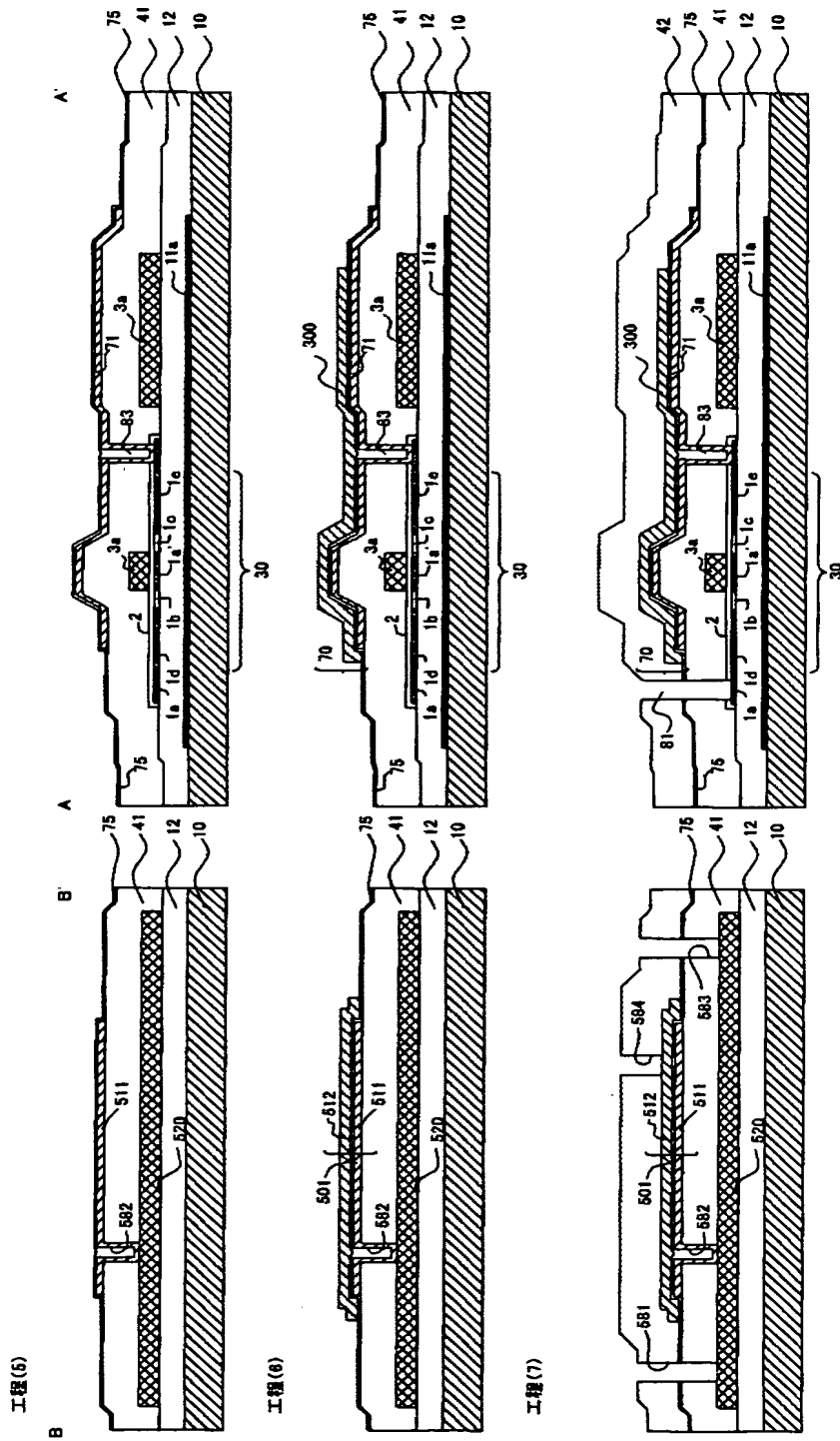
【図 1 0】



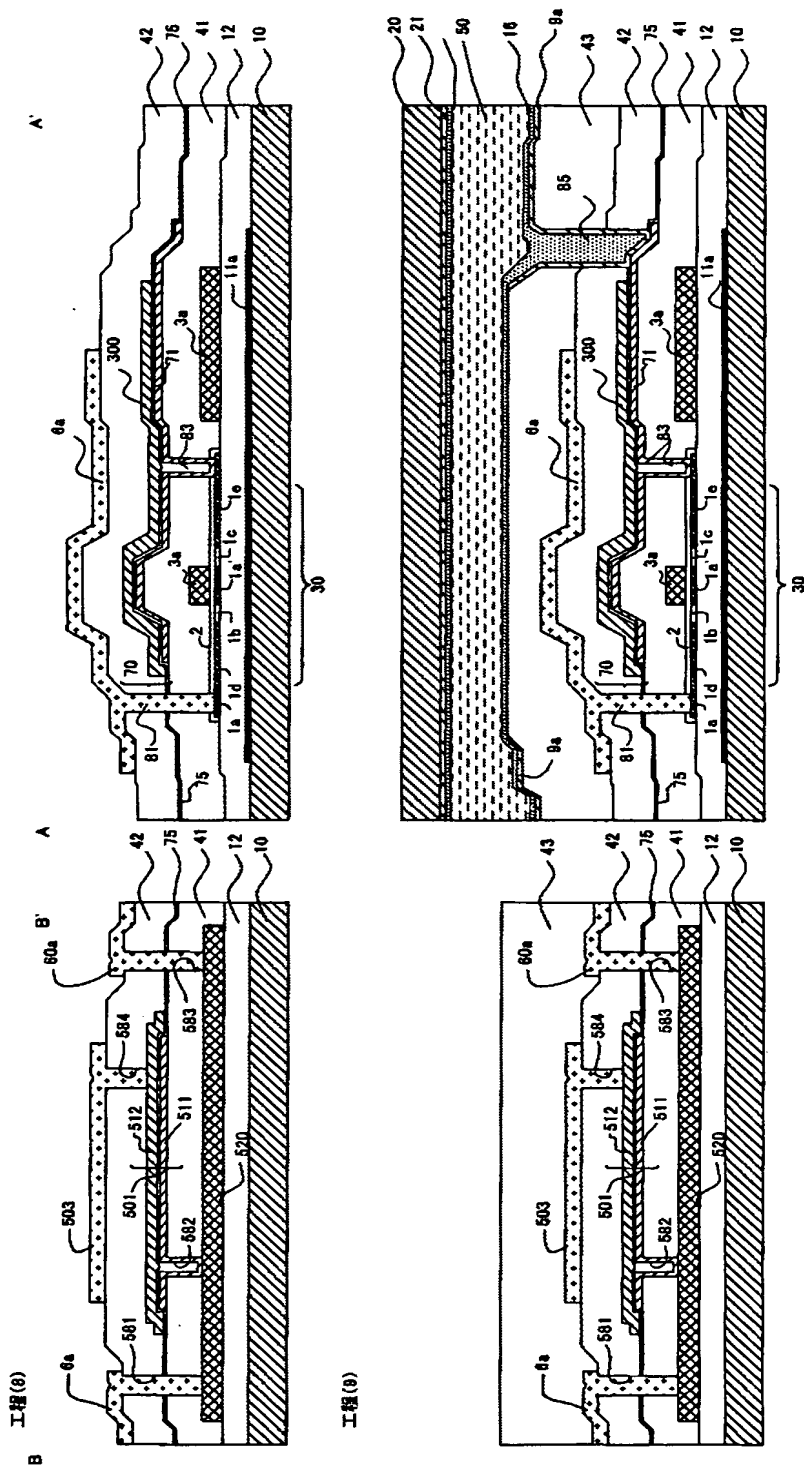
【図 1 1】



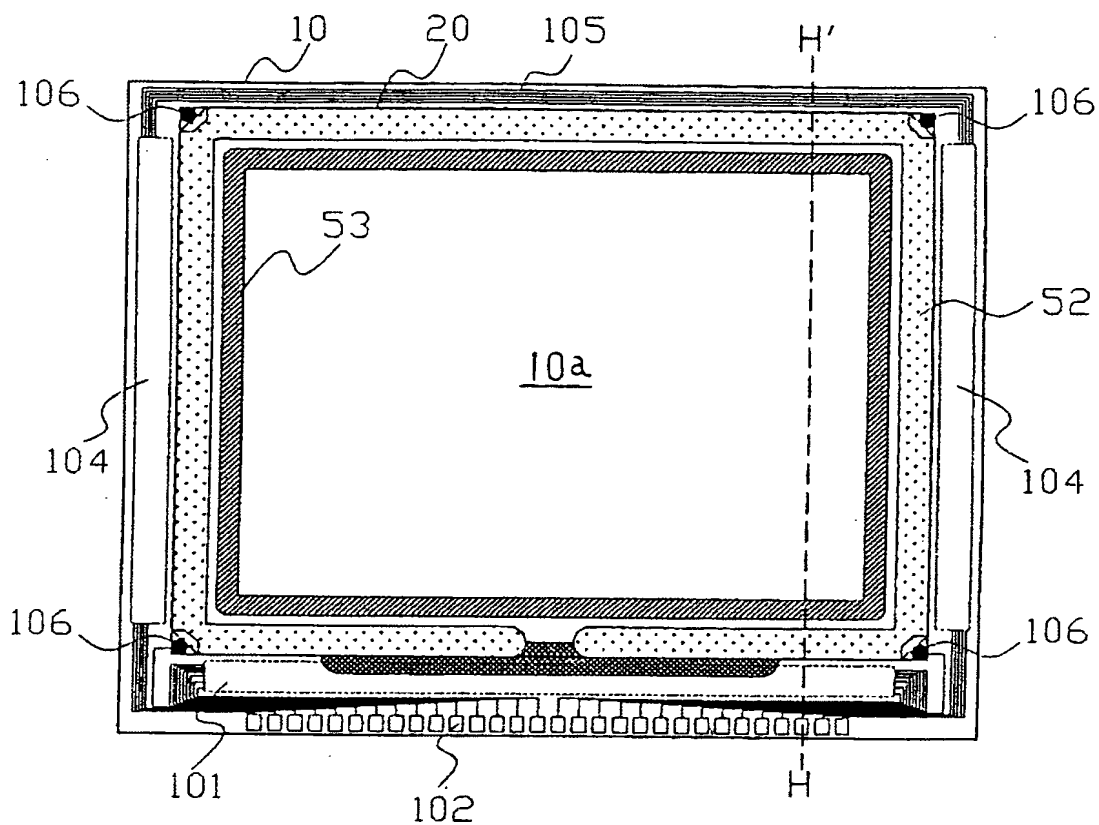
【図 12】



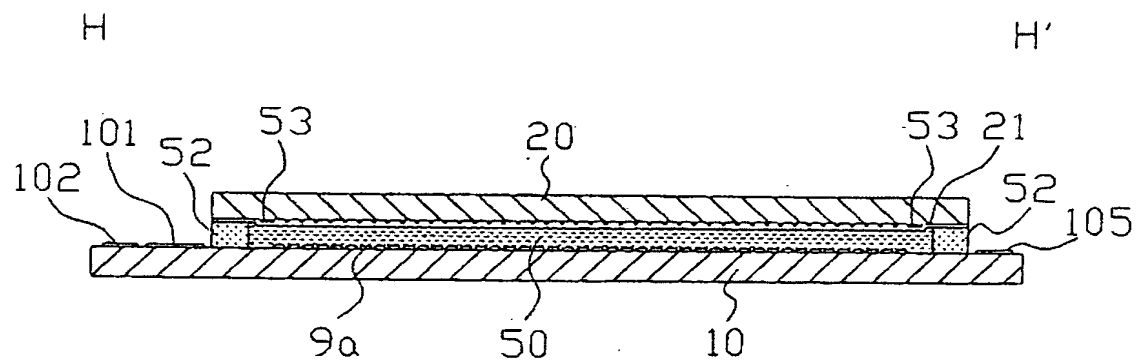
【図 13】



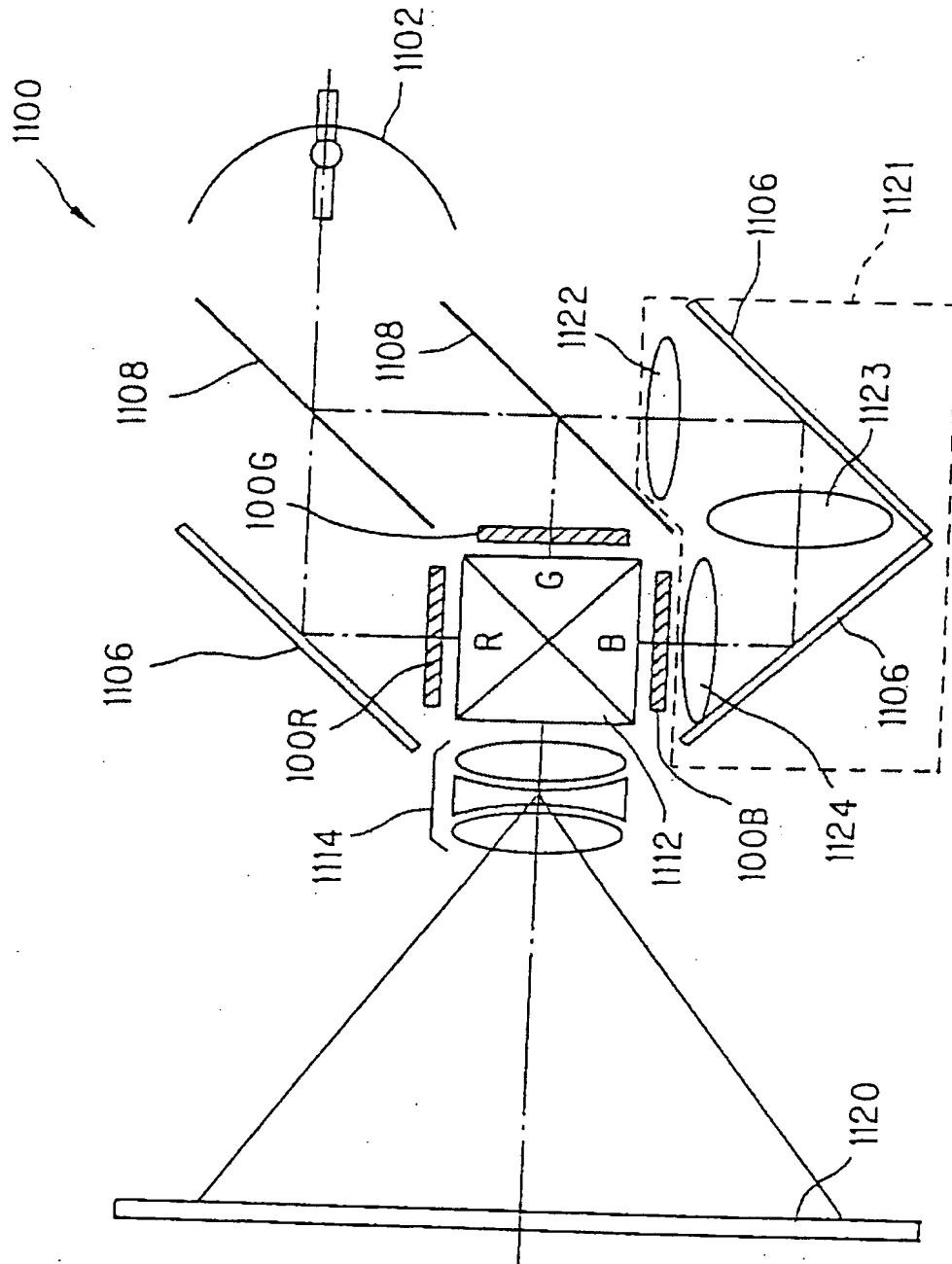
【図14】



【図15】



【図 16】



【書類名】 要約書

【要約】

【課題】 画素電極の電位に変動がもたらされ、その結果発生するデータ線に沿った表示ムラ等のない高品質な画像を表示する。

【解決手段】 電気光学装置は、T F T アレイ基板（1 0）上に、一定方向に延在するデータ線（6 a）と、該データ線に交差するように延在する走査線（3 a）と、前記走査線及び前記データ線の交差領域に対応するように配置された画素電極（9 a）及びT F T（3 0）と、前記データ線に接続又は該データ線から延設された導電層をその一方の電極として含むコンデンサ（5 0 1）とを備えている。

【選択図】 図 4

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日
[変更理由] 新規登録
住 所 東京都新宿区西新宿2丁目4番1号
氏 名 セイコーエプソン株式会社